

科学技術動向

科学技術動向研究

重要な社会基盤防護に関する
米国の研究開発動向

P.1

P.10

アナログ技術の動向と人材育成の重要性
—CMOS 高周波 LSI にみる
新時代のアナログ技術を中心に—

P.2

P.16

高純度シリコン原料技術の開発動向
—太陽電池用シリコンの
革新的製造プロセスへの期待—

P.3

P.30

トピックス

ライフサイエンス分野

P.4

1 欧州で神経科学とロボティクスの連携が加速

情報通信分野

P.5

2 第1回世界インターネット・ガバナンス・フォーラム開催
3 米国 DOD スーパーコンピュータ開発計画がフェーズⅢに移行

ナノテク・材料分野

P.7

4 脳神経の信号を検出する
シリコンのナノワイヤ電界効果トランジスタ

エネルギー分野

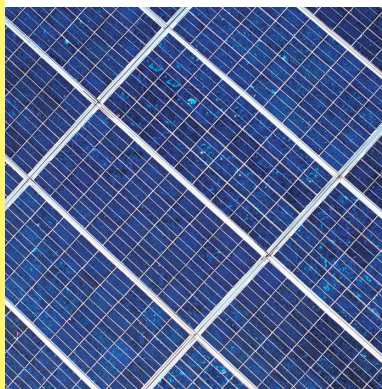
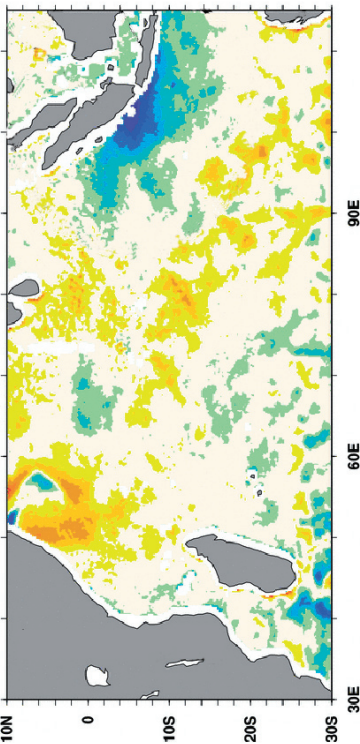
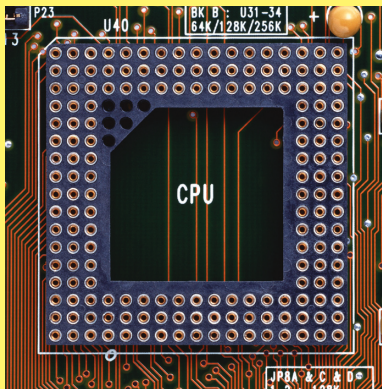
P.8

5 世界初の高温超電導ケーブルを用いた送電実証試験

フロンティア分野

P.9

6 異常気象を引き起こすインド洋の気象現象の予測に成功



重要な社会基盤防護に関する米国の研究開発動向

米国における国土安全保障に関する科学技術研究開発予算は、国土安全保障省だけでも年間 15 億ドル規模に達している。その中で、重要な社会基盤を防護するための研究は重要な位置づけにあり、エネルギー省の国立研究所を中心に、研究が盛んに実施されている。

現代社会を構成する上水道などの重要な社会基盤は、通信網など他の社会基盤と相互に深い依存関係にある。国土安全保障の観点からは、こうした社会基盤間の相互依存関係の理解とそれにもとづいたリスクの評価として「相互依存性解析 (Interdependency Analysis)」が必要である。

米国の研究事例では、危機管理に関する為政者の意思決定を支援するコンピュータシステムを構築しようとするプロジェクトである。テロや天災など何らかの災害を想定した上で、複数の社会基盤が関与する障害や復旧に関して種々のシミュレーションを行うものである。統一的な評価モデルに基づいて、対策に関する効用を為政者に提示し、テロや災害が起こった場合の影響、回復までに要する時間、政策上の別の選択肢や別の対応による結果の予測、被害の軽減策、最も危険な領域の特定、投資・被害の軽減策等を検討する。

我が国においても幅広い社会基盤に対する公共の視点からのリスク分析と保全・保安に関する研究開発の必要性が高まると考えられる。米国における先導的研究開発事例から学ぶべきことは多い。例えばこの分野の研究では、コンピュータによるシミュレーション技術から特定施設の保安全管理に及ぶ幅広い専門家を組織化する必要がある。また、研究成果は実務指向であるため対象となる問題領域を時間的、空間的な規模からよく吟味し分析結果を為政者による意思決定に活用することが重要である。

アナログ技術の動向と人材育成の重要性 — CMOS 高周波 LSI にみる新時代のアナログ技術を中心に —

我々の身の回りにはデジタル技術だけではなく、アナログ技術が多用されている。携帯電話にも、アンテナ、ディスプレイ、カメラ、充電器、電話機能、データの送受信など様々なアナログ技術が入っている。

第3期科学技術基本計画における情報通信分野では10個の戦略重点科学技術を選定しており、その中の一つとして「人の能力を補い生活を支援するユビキタスネットワーク利用技術」が挙げられている。ユビキタス化の基盤として重要な役割を演じるのがワイヤレス（無線）通信である。携帯電話、近距離無線のデバイスなどにおけるワイヤレス通信は高度化、多様化の一途を辿っているが、これらの実現には高度な新時代のアナログ技術が必要になる。

LSIの微細化の進展はSoC（System on a Chip）の時代をもたらし、同一SoCの中でデジタル回路とアナログ回路が混在する機能が求められてきている。そしてアナログ回路の開発がLSI全体の開発期間や製品性に大きく影響するようになってきている。

企業ではデジタル化の進展に伴い、アナログ回路部分をデジタル技術で置換すると共に、技術者もアナログからデジタルへの転向や養成に力点が置かれ今日に至っている。しかし、デジタル回路ですべてを置換することはできない。また、デジタル回路の高速化の追求の中でその限界も見えてきておりアナログ技術的思考が必要になっている。今や高度な設計自動化の進んだデジタル回路設計だけでは製品の優位性、付加価値の確保が難しい時代になりつつあり、アーキテクチャを考案するなど視点を変えた工夫が要求される。容易に真似られない差異化を可能にし、質を向上するために新しい意味でのアナログ技術が果たす役割が大きくなっている。

我が国では、このような重要な時期に、新時代を担うアナログ技術者不足という大きな問題を抱えている。アナログ回路の設計には、電子回路の基本的な知識だけでなく、全体を見通せる総合的な知識が必要になるため、短期の人材育成は難しい。米国、欧州、アジア諸国では、新時代のアナログ技術の重要性を認識し、研究開発と共に人材育成を盛んに進めている。

こうした状況を踏まえ、半導体の「質の向上」を目指したアナログ技術力の向上策として、「教育と研究の強化」、「ノウハウの設計自動化ツール化」、「測定環境の充実」を軸とした人材育成が重要と考える。

高純度シリコン原料技術の開発動向 —太陽電池用シリコンの革新的製造プロセスへの期待—

太陽電池セルを材料で分類すると、シリコン系、化合物半導体系、有機系に大別されるが、現在の太陽電池生産量の約 95% はシリコン系であり、そのうち約 60% は多結晶シリコンを用いている。シリコン系太陽電池が主流であることは、今後 10 年間は引き続き継続すると予測されている。

全世界の太陽電池システムの年間生産量は、前年比 30 ~ 35% を超える勢いで増加している。これに伴い、主原料である高純度シリコンの需要が急激に伸びており、シリコン原料の不足が顕在化している。今後、原料供給不足が太陽電池の普及を律速する懸念もある。

シリコン原料の高純度化の製造プロセス技術には化学的方法と冶金学的方法があるが、現状の主流は化学的方法であり、トリクロロシランの精製繰り返しプロセス技術が採られている。太陽電池用の高純度シリコン不足に対する対応策としては、シリコン使用量を減量する新構造のセルシステムを開発する長期的方向も提案されているが、当面の方向としては従来のセルシステムが踏襲されたまま太陽電池の生産量が増大していくため、シリコンの精製設備の増強とともに、新たな製造プロセス技術も開発および導入して生産量を増大していく努力が精力的に行われる必要がある。

高純度シリコンは、これまでは半導体が主用途であったが、今後は半導体用グレードが特殊品になり、太陽電池用が量的な意味での主用途になっていく。このような状況にあって、太陽電池の高効率発電、低コスト製造、革新的な精製技術などの分野で、ナノテクノロジーおよび材料科学研究者の果たす役割は、これまで以上に大きいと言える。特に、従来の原料製造プロセス技術にとらわれない革新的なシリコン製造プロセス技術開発など、従来技術の延長にはない技術の実用化は、大学あるいは公的研究機関における技術シーズに基づいて、新たなベンチャー型組織によって推進することも考慮に入れるべきと考えられる。

12月4～6日ジェノバで、第6回国際人型ロボット会議が開催された。人型ロボット研究分野での挑戦課題は、体躯や二足歩行機能から、人間と共存する社会で活動するために必要な認知・行動能力の開発に移行しつつある。本会議では「人型ロボットとの共存」という大会主題の下に、神経科学とロボティクスの連携によって、ロボットの開発と人間についての理解を平行して推進することに重点がおかれた。例えば神経生理学の講演があり、ミラー・ニューロンの研究が紹介された。ミラー（鏡）・ニューロンは、他者の行動を観察する事によって、行動を模倣・学習したり、他者の意図を理解したりするという高次の認知機構をロボット上に設計するために有効な手がかりになると考えられる神経細胞であり、ロボティクス研究者の注目を集めている。イタリアの教育・大学・研究省と経済省の合同でジェノバに設立された the Italian Institute of Technology では、神経科学・ナノバイオ技術・ロボティクスの学際的協調により、人型ロボット研究の国際的研究拠点となり、社会・経済的效果に繋げる研究を推進することを目標としている。研究者の国際的な流動性が高まり、欧州でも海外から優秀な人材を誘引することで自国・地域の研究・開発機関の水準を高め維持しようという政策が布かれ始めている。

トピックス 1 欧州で神経科学とロボティクスの連携が加速

12月4～6日イタリアのジェノバで、第6回国際人型ロボット会議 (Humanoids '06) が開催された。同会議は日・欧・米で順番に開催され、今年ジェノバ大学の G. Sandini 氏と、スイス連邦工科大学の A. Billard 氏が総合議長を務めた。

人型ロボット (humanoid) は、ヒトと同様な体躯を持ち、二足歩行を行なうという達成課題については基礎的研究が進んでいる。最近ではむしろ、現実社会の中で活動するために必要な認知や行動など、ヒトでは脳神経系が支配している機能の構築が重要視されるようになってきている。

今回の大会主題は、「人型ロボットとの共存：特にヒトと人型ロボットが相互に理解し、共に成長すること」であり、脳神経科学とロボティクスの連携によって、人型ロボットの開発のみならず、人間についての理解を平行して推進することに重点がおかれた。

この一環として、パルマ大学の G. Rizzolatti 教授が「行動と意図を理解するための大脳皮質の作用機序」という題名の招待講演を行い、ミラー（鏡）・ニューロンに関する研究成果を紹介した。ミラー・ニューロンは、大脳皮質の特定部位に存在する神経細胞である。霊長類の個体が自ら特定の意図のもとに行動している時、及び他個体が同じ意図を持って同じ動作をしている情景を観察している時の双方で、特異的なミラー・ニューロンの活動が活発化する。他者の行動を観察する事によって行動を模倣・学習したり、他者の意図を理解したりする

という高次の認知能力をロボットに付与する際に、同神経細胞の作用機序が有効な手がかりになると考えられるため、この神経細胞の機能がロボティクス研究者の注目を集めている。

Rizzolatti 氏は、Sandini 氏等とともに EU のロボティクス研究計画として、非侵襲性の測定方法を用いてヒトの脳活動を測定する実験も行っている。ロボット技術を活用した医療用補綴器具を、ヒトがどのように認識し使用するか解析している。

イタリアでは、教育・大学・研究省と経済省が協同して、2004年に研究所 the Italian Institute of Technology (IIT) を設立した。この IIT が、ジェノバ郊外で2006年から運営を開始した。IITの趣旨は、神経科学・ナノバイオ技術・ロボティクスの基礎部門を設け、これらの学際的な協同によって人型ロボット技術の研究開発を推進し、社会・経済技術面で影響力のある成果に繋げる事である。又、イタリアのみならず、国際的な研究拠点となることを目指し、ロボット部門も Sandini 氏 (ジェノバ大と兼任) 以外の部長を英・仏からを招いている。

現時点では、日本の人型ロボットの研究開発の水準は高く、欧米など科学・技術先進国からの研究者を多く引き寄せている。Humanoids '06では、日本で研究する欧州研究者も多数参加し成果を発表していた。研究者の国際的な流動性が高まり、欧州でも、海外からの優秀な人材を誘引することで自国・地域の研究・開発機関の水準を高め維持しようという政策が始められている。

参考 <http://humanoids06.epfl.ch/> <http://www.robotcub.org/>
http://www.robotics-platform.eu.com/pdf/workshop4/Benefits-Pitfalls_for_Academics-SSSA.pdf
http://www.nistep.go.jp/achiev/ftx/jpn/stfc/stt060j/0603_03_feature_articles/200603_fa02/200603_fa02.html

2006年10月30日～11月5日、第1回インターネット・ガバナンス・フォーラム (IGF) がギリシャのアテネにおいて開催された。IGFは国連によって設置され、インターネットの運営 (ガバナンス) を世界規模で議論する最も重要な国際会議といえる。会議は公開で参加は自由である。ここでの議論の目的は何らかの決議を得ることではなく、インターネット上に存在する様々な文化的な衝突について関係者が理解を深めることである。これまでのインターネットの発展は比較的自由的な運営によって支えられてきたが、世界規模での利用が進むとともにそのガバナンスのあり方が課題となってきた。今回のIGFでは、インターネットの開放性、安全性、多様性および可用性について様々な角度から議論された。IGFは、今後は毎年開催されることになっている。

トピックス 2 第1回世界インターネット・ガバナンス・フォーラム開催

国連による第1回のインターネット・ガバナンス・フォーラム (IGF: The Internet Governance Forum) がギリシャのアテネにおいて2006年10月30日から11月5日まで、世界中からのべ数千人の参加者を集めて開催された¹⁾。

IGFは、インターネットの将来像を検討するために国連によって設置された会議であり、インターネットの運営を世界規模で議論する最も重要な国際会議であるといえる。

これまで国連は、2003年12月にジュネーブで第1回の「世界情報社会サミット (WSIS: World Summit on the Information Society)」を、続いて2005年11月に北アフリカのチュニジア共和国チュニスにおいて第2回のWSISを開催している^{2,4)}。今回のIGFは、チュニスでの会合の成果を踏まえて設置が決まり、第1回の会合がアテネで開かれる運びとなった。

IGFは、インターネットの運営に関して何らかの議決や意思決定を行うのではなく、あくまで議論の場を提供する。インターネットの将来像に関心のある人々が一同に介し、運営に関する課題を話し合い、共通の認識を得る機会を作ることが会議の目的である。会議を主催する組織の代表であるNitin Desai氏は、英国BBCのインタビューに答えて、「世界中のネット上の市民に発言の機会を提供し、ルールに基づいて議論すべき課題を明確にする」と述べている³⁾。今回の会議には、各国政府、民間組織、非営利組織から個人まで幅広い層からの参加があった。

会議は、「開放性 (Openness)」、「安全性 (Security)」、「多様性 (Diversity)」、および「可用性 (Access)」に

関する四つの分科会に分かれて議論が行われた。開放性に関しては、主に、言論の自由に関する問題が議論された。セキュリティに関しては、スパムメールやフィッシング、ウイルスといった障害が存在する中で、いかに利用者を守るのかという問題が議論された。例えば、スパムメールに関しては、これをブロックするソフトウェアが開発されているが、こうしたソフトウェアによってある種の情報が意図的に制御されてしまうのではないかという危惧も挙げられた。多様性に関する大きな課題は、現在のインターネットがあまりにも英語を利用することに傾倒している問題が挙げられた。アクセスでは、ネットワークの「ドメイン」の運営がこれまで無制限であったことに関して問題提起され、国によっては制限が必要であると主張された。

これまでのインターネットの発展は比較的自由的な運営によって支えられてきたが、世界規模での利用が進むとともにそのガバナンスのあり方が課題となってきている。現在、インターネットのトップドメインとルートサーバを管理するのは、米国の非営利機関であるICANN (Internet Corporation for Assigned Names and Numbers) である。EUや中国、ブラジルなどは、インターネットのガバナンスの根幹をなすドメイン管理を国際機関に委ねることを主張してきた。ICANNのインターネット・ドメインネーム管理部門のEmily Taylor氏は、IGFの場でこうした問題について議論できたことは大きな進展であると評価している。

IGFは引き続き年次開催され、2007年にはブラジル、2008年にはインド、2009年にはエジプトが開催国に決まっている。

参考: 1) 世界情報社会サミットのホームページ <http://www.itu.int/ws/>

2) インターネット・ガバナンス・フォーラムのホームページ <http://www.intgovforum.org/index.htm>

3) BBC ワールドサービス <http://www.bbc.co.uk/worldservice/>

4) 「第2回世界情報社会サミット (WSIS) が開催された」、科学技術動向 2005年12月号

米国国防総省高等研究計画局 (DARPA) は 2006 年 11 月 21 日、High Productivity Computing Systems (HPCS) プログラムのフェーズⅢの実行に IBM と Cray の 2 社を選定した。HPCS プログラムは、国家安全保障と産業発展のために、2 ペタ FLOPS の実効性能を持ち、4 ペタ FLOPS 以上に拡張可能で、経済性と運用性に優れた次世代の高性能コンピューティングシステムの開発を目指している。フェーズⅢで選定された両社には、ペタスケールで実使用可能なスーパーコンピュータの設計と技術開発の完成が求められる。また、本プログラムでは、アプリケーション開発時間の生産性を 2002 年時点の 10 倍までの改善と、生産性改善に重要な意味を持つソフトウェアツールやプログラミング環境も開発する。2010 年 12 月までに、両社はプロトタイプシステムを完成することが要求されている。

トピックス 3 米国 DOD スーパーコンピュータ開発計画がフェーズⅢに移行

米国国防総省高等研究計画局 (DARPA) は 2006 年 11 月 21 日に、HPCS (High Productivity Computing Systems: 高生産性コンピューティング・システム) プログラムのフェーズⅢを実行する 2 社として、Cray 社 (シアトル、ワシントン州) と IBM 社 (アーモンク、ニューヨーク州) を選定した。

HPCS プログラムとは、米国国防総省 (DOD) が推進する計画であり、国家安全保障と産業界のために、経済性と運用性に優れた高い性能をもつ次世代の高性能コンピューティングシステムの開発を目指すものである。米国のスーパーコンピュータ開発計画の中での本プログラムの位置づけを右表に示す。本プログラムは、フェーズⅠ (2002 ~ 2003 年、Industry Concept Study)、フェーズⅡ (2003 ~ 2006 年、R&D)、フェーズⅢ (2006 ~ 2010 年、Full Scale Development) の 3 フェーズの開発プロセスからなっている。過去、フェーズⅠでは 5 社 (Cray 社、IBM 社、サンマイクロシステムズ社、ヒューレットパカード社、シリコングラフィックス社) がコンセプト設計を行い、フェーズⅡでは 3 社に絞られ、Cray 社、IBM 社、サンマイクロシステムズ社が、それぞれ Cascade、PERCS、Hero と呼ばれるシステムを研究開発した。そして今回のフェーズⅢでは更に 2 社に絞られ、Cray 社は 2.5 億 US ドル、IBM 社は 2.44 億 US ドルを 4 年間に受け取ることになる。

今回の発表によると、Cray 社と IBM 社には、ペタスケールで実使用可能なスーパーコンピュータの設計と技術開発の完成が求められる。このペタスケール・コンピューティングシステムとは、1 ペタ FLOPS^{注)}以上の性能の実現と、複雑な実アプリケーションの実行に必要な規模のバンド幅とメモリーを持つことと定義されている。HPCS プログラムは、2 ペタ FLOPS の実効性能 (sustained performance) で、4 ペタ FLOPS 以上に拡張可能なシステム開発を予定している。また、本プロ

ラムでは、アプリケーション開発時間の生産性を 2002 年時点に比べて 10 倍までの改善と、生産性改善に重要な意味を持つソフトウェアツールやプログラミング環境も開発する。2010 年 12 月までに、両社は最終プロトタイプシステムを完成することが求められる。そのプロトタイプシステムは、DARPA のミッションパートナーである国家安全保障局 (NSA)、エネルギー省 (DOE)、国家核安全保障庁 (NNSA) によって必要とされる規模の少なくとも 1/4 にすることが要求されている¹⁾。

また、両社は、政府によるファンド額の最低 50% のコストシェアを義務付けられている²⁾。

米国のスーパーコンピュータ開発計画における HPCS 計画の位置づけ

活動	計画	目標
エネルギー省 (DOE) の活動	ASC 計画	ターゲットを絞って世界最速 (数ペタ) を目指す (BlueGene)
	NLCF 計画	総合性能 (1 ペタ超) と広い分野での利用を目指す
国防総省 (DOD) の活動	HPCS 計画	TOP500 にこだわらない、より総合的な生産性を重視した新世代スパコンの開発 (性能 1 ペタ超) を目指す
米科学財団 (NSF) の活動	Cyber Infrastructure 計画	2010 年に 1 ペタを目指す

出典: 「次世代スーパーコンピュータプロジェクトとその技術課題」 「マルチスケール・マルチフィジックス現象の統合シミュレーション」平成 18 年度公開シンポジウム講演集、p.181

注 FLOPS (フロップス): コンピュータの処理速度を表す単位であり、ペタ FLOPS (フロップス) は 1 秒間に 1 千兆回の浮動小数点演算を行うコンピュータ能力。

- 参考 1) http://www.darpa.mil/body/news/current/hpcs_ph3.pdf
 2) <http://www.hpcwire.com/hpc/1119092.html>

脳の神経系を構成する細胞であるニューロンにおいては、信号の授受は樹状突起および軸索から行われていると言われている。これまでは、樹状突起および軸索の寸法に比べて測定デバイスが大きすぎたため、ニューロン間に形成される接合部位としてのシナプスの信号伝達を検出する手段がなかった。米国ハーバード大学の研究者らは、シリコンのナノワイヤ電界効果トランジスタ (FET) を作製して、ラットのニューロンの軸索に幅が約 20nm のナノワイヤ電極を連結して、脳神経の信号を検出することに成功した。研究者らは p 型と n 型のシリコンのナノワイヤ FET を並べ、培養されている単一のニューロンの軸索に沿って FET とニューロンから構成される配列を形成した。この配列を用いて、ナノワイヤ接合部を介して脳神経の信号を検出し、この電極を通して刺激あるいは抑制することを試みた。このデバイスは、医薬開発のための細胞検査法などへの応用が想定されている。

トピックス 4 脳神経の信号を検出するシリコンのナノワイヤ電界効果トランジスタ

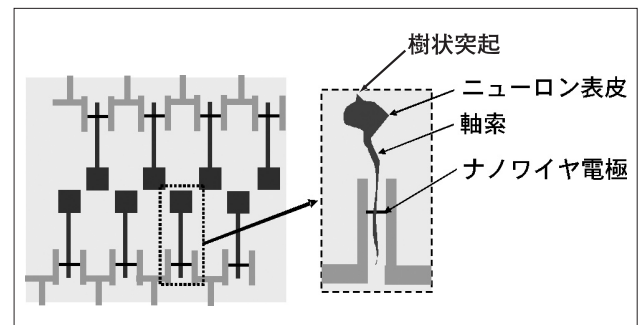
脳の神経系を構成する細胞であるニューロンの基本的な機能は、細胞への入力刺激により電位を発生させ、他の細胞にその情報を伝達することである。ニューロンは細胞体、他のニューロンからの入力を受ける樹状突起、他のニューロンに出力する軸索から構成されている。個々のニューロンに複数のニューロンから信号を入力したり、信号電位を変化させて情報の修飾が行われると言われている。しかし、これまでは、脳の中の信号伝達などの神経活動に関わる、ニューロン間に形成される接合部位としてのシナプスの信号伝達を検出する手段はなかった。脳の活動を測定するためのこれまでのデバイスの電極配列寸法は、ニューロンの軸索や樹状突起レベルでの活動を検出するには大きすぎた。

米国ハーバード大学の F. Patolsky らは、シリコンのナノワイヤ電界効果トランジスタ (Field Effect Transistor : FET^注) を作製して、ラットの脳神経細胞の軸索にナノワイヤ電極を連結し、脳神経の信号を検出することに成功した。研究者らは、p 型と n 型のシリコンのナノワイヤ FET を並べ、培養されている単一のニューロンの軸索に沿って FET とニューロンから構成される配列を形成し、この配列を用いて、ナノワイヤ接合部を介して脳神経の信号を検出することでその伝播速度を測定した。さらに、ナノスケールのシリコンのナノワイヤ FET の電極をニューロンに触れさせて、生きている哺乳類のニューロンの軸索と樹状突起から神経信号を検出し、電極を通して刺激あるいは抑制することが試みられた。ニューロンとの接触を、一つの軸索に沿って、20 μ m 未満の間隔で最

大 50 個所の電極を用いて電気伝導度の測定および操作として行うことができる。シリコンのナノワイヤから成るフィラメントの幅は約 20nm であり、ニューロンから突き出ている軸索と樹状突起とほぼ同じ大きさであるため、個別の神経信号の授受を検出でき、従来の方法より数千倍も小さいスケールで神経信号の測定が可能になった。

本研究は、医薬開発のための細胞検査法などへの応用が想定されている。

シリコンのナノワイヤ FET とニューロンから構成されるデバイス配列の模式図



注 FET : ゲート電極に電圧をかけ、チャネルの電界により電子または正孔の流れにゲートを設ける原理で、ソースとドレイン端子間の電流を制御するトランジスタ。

- 参考 1) F. Patolsky et al., Science, Vol.313, 25 August, 1100 (2006)
2) S. Bradt, <http://www.news.harvard.edu/gazette/2006/08.24/99-nanowire.html>

2006年7月、米国エネルギー省（DOE）は、ニューヨーク州オルバニー市の2つの変電所を結ぶ商用地下送電路において、高温超電導ケーブルシステムを敷設した実証試験を世界で初めて開始した。本システムは日本で開発されたビスマス系超電導線材を採用し、コンパクトな構造で、液体窒素温度で送電ロスを大幅に削減し、銅線の3～5倍の送電能力を実現できる。現在の銅線ケーブルは、送電ロスにより全米の発電電力量の約10%を喪失している。DOEは2030年までに北米大陸全体に超電導送電網を張り巡らす「Grid2030」構想を公表し、実用化に向けた開発を加速する。

トピックス 5 世界初の高温超電導ケーブルを用いた送電実証試験

米国エネルギー省（DOE）は2006年7月、ニューヨーク州オルバニー市の2つの変電所を結ぶ実線路上の地下送電路において、世界で初めて高温超電導ケーブルシステムを敷設した実証試験を開始した。本システムは商用配電電圧34.5kVで運用され、順調に無人運転を継続し、一般世帯7万軒に電力を供給している。


今回本システムに採用された住友電工製ビスマス系超電導線材は、NEDOプロジェクトの「高機能超電導材料技術研究開発」にて開発されたものである。線材は液体窒素温度（-196℃）に冷却すると超電導状態になり、大電流を低損失で送電することが可能となる。その際冷却エネルギーを投入する必要はあるが、今回の試験では、全長350mのケーブル全体で3kWであり、これは送電電力量のわずか0.01%であることを確認した。現在の銅線ケーブルでは電気ロスが大きく、米国の全発電電力量の9.5%が送電ロスで喪失しており、本システムに代替することで省エネルギー化をはかることができる。

本システムは、高温超電導線材の他、実線路に不可欠な、ケーブル中間ジョイント、気中端末、冷却システムから構成されている。ケーブル中間ジョイントおよび気中端末部も含めて、3相分が一体となったコンパクトな三芯一括型構造をとっており、同寸法の銅線ケーブルの3～5倍の電力を送電できる。既設管路にそのまま収納できることから、管路を増設することなく、送電容量の大幅な増強が可能であるため、敷設費用の削減にもつながる。全米では現在、約3,500kmの地中送電ケーブルが埋設されている。

近年、米国では電力需要の増大に送電インフラが対応しきれず、2004年にニューヨーク州で発生したような大規模停電のリスクが高まっている。米国の送電網は大半が1900年代前半に敷設したもので老朽化が激しいため、送電線網の再構築が不可欠となっている。DOEでは2030年までに北米大陸に超電導送電網を張り巡らす「Grid2030」構想

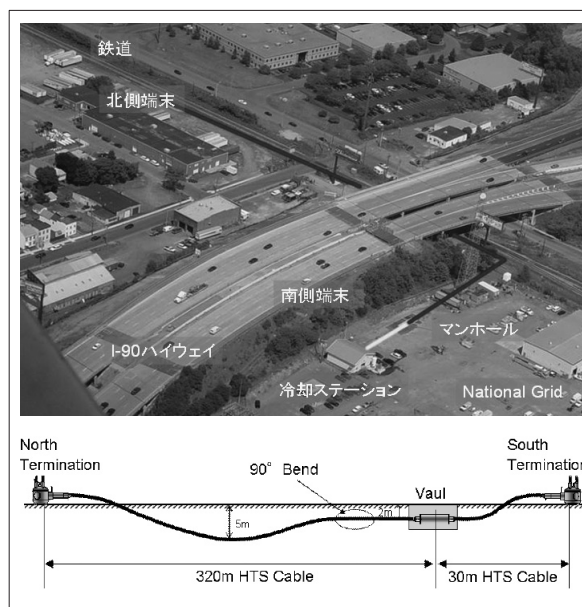
を公表している。本試験の成果を踏まえ、来年度は更に幹線送電システムへの適用を目指し、電圧138kV、全長600mのシステム導入試験がニューヨーク州ロングアイランドにて開始する計画である。

図表1 高温超電導ケーブルの外観と仕様

	定格電圧	34.5kV
	定格電流	800A
	全長	350m
	敷設	6インチ地中管
	冷却方式	液体窒素循環
	運転温度	77K
	試験期間	～2007年11月

住友電工(株)より提供

図表2 実証試験サイトとシステム構成



住友電工(株)より提供

参考

- 1) T.Masuda et.al ; ASC2006 予稿集、2006年9月
- 2) US DOE “GRID 2030-A National Vision for Electricity’s Second 100 Years”、2003年7月

(独) 海洋研究開発機構は、エルニーニョ現象に匹敵する大規模な異常気象を引き起こすインド洋のダイポールモード現象 (IOD 現象) の発生を予測することに成功した。ヨーロッパの研究グループと共同開発した大気・海洋結合大循環モデルにより、地球シミュレータを用いて、IOD 現象が2006年初夏に発生し、秋に最盛期になることを予測していたが、最近の人工衛星による観測などによって予測に成功していたことが明らかにされた。この成功により、洪水や干ばつ、猛暑などに対する事前対策のための情報発信や防災・減災対策の促進などの社会経済活動が可能になると期待される。今後、大気・海洋結合大循環モデルの短期気候変動予測研究は、さらに進展するものと考えられる。

トピックス 6 異常気象を引き起こすインド洋の気象現象の予測に成功

(独) 海洋研究開発機構 (JAMSTEC) 地球環境フロンティア研究センター気候変動予測研究プログラムの山形俊男プログラムディレクター (東京大学兼任)、佐久間弘文グループリーダー、Swadhin K. Behera サブリーダー、Jing-Jia Luo 及び Sebastien Masson 研究員は、インド洋のダイポールモード現象 (IOD^注) 現象) を予測した。

研究チームは、ヨーロッパの研究グループと共同開発した大気・海洋結合モデルにより、地球シミュレータを用いて、IOD 現象が2006年の初夏に発生し、秋に最盛期になることを2005年11月の時点で予測した。最近の人工衛星による観測などによって予測とほぼ一致していることが明らかにされ、予測に成功したことが判明した。

IOD 現象とは、インド洋東部 (ジャワ島沖) 熱帯域で南東貿易風が強化され東風成分が強まると、冷水の湧昇や蒸発によって海面水温が低下し、反対にインド洋中央部から西部 (ケニア沖) で海面水温が上昇するというものである。この東風は赤道沿いに西向きの海流を励起し、東インド洋にもともとあった暖水を西インド洋に運ぶ。そのため、西インド洋では暖水の厚い層ができ、深層の冷水の湧水を妨げてさらに温かくなり、海面水温が上昇する。西インド洋の海面上では大気が軽くなって上昇し、反対に東インド洋の冷たい海面では大気が重いいため下降して西向きの気圧傾度が発生する。IOD 現象は通常5~6月に発生し、10月頃に最盛期になり12月頃には衰退する。

この気候傾度は、東風をさらに強め、インド洋沿岸諸国やオーストラリア西部で干ばつを起こし、一方で、ケニアを含む東アフリカ諸国に洪水を引き起こす。また、アジアにおいては、夏のモンスーンに大きな影響を及ぼし、インド北部からインドシナ半島、中国南部に大雨、極東アジアや我が国に猛暑を引き起こすことが明らかになっている。さらに、ヨーロッパ地中海諸国の猛暑とも関係が深いということもわかってきている。2006年夏に

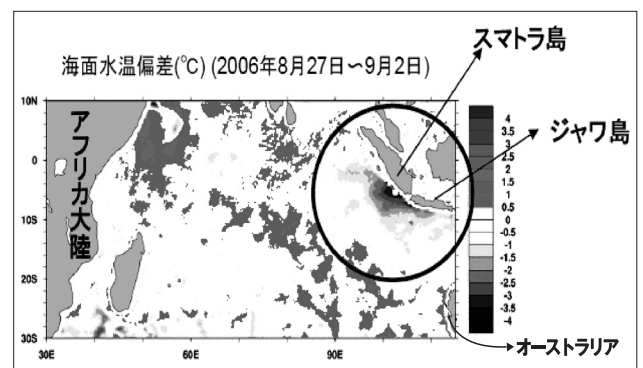
おける西日本での猛暑も、この IOD 現象の一因と考えられている。

最近の人工衛星による観測では、スマトラ島西岸沖の強い海水湧昇による海面水温や海面水位低下が捉えられており、IOD 現象による強い降雨を伴う対流活動が西方に移動していることが判明し、これは予測と合致していた。

1999年に旧宇宙開発事業団と旧海洋科学技術センターの共同プロジェクトである地球フロンティアシステムの山形俊男気候変動予測研究領域長らが、太平洋のエルニーニョに匹敵する大規模な異常気象がインド洋に存在することを発見したことから、IOD 現象に関する研究が始まった。その後、発生メカニズムの解明とともに、大気・海洋結合大循環モデルを用いて、予測の研究が続けられてきた。

今回の予測の成功により、洪水や干ばつ、猛暑などに対する事前対策のために、情報発信や防災・減災対策の促進などの社会経済活動が可能になると期待される。今後、大気・海洋結合大循環モデルの短期気候変動予測研究は、さらに進展するものと考えられる。

人工衛星から観測されたインド洋の状態



平年より冷たい海面水温がジャワ島・スマトラ島の付近に見られ、IOD 現象が発生している (表紙カラー写真参照)。

提供: (独) 海洋研究開発機構

注) IOD: Indian Ocean Dipole

重要な社会基盤防護に関する 米国の研究開発動向

藤井章博
情報通信ユニット

1 はじめに

現代社会を構成する社会基盤のリスクの評価は、国土安全保障 (Homeland Security) の観点から近年特に重要視されている。

我々の日常生活を支えるエネルギー供給網 (石油パイプライン、ガスパイプライン等)、交通網、通信網、水道網などは、相互に複雑な依存関係にある。この依存関係において、情報ネットワークは、多くの他の社会基盤を運用するために重要な役割を演じている。一方、インターネットを安定して運用するためには、情報セキュリティに始まり、電力供給やトラフィ

ック管理など多様な側面からの保全が必要である。

多岐に亘る重要な社会基盤の安全保障に関しては、社会基盤の「相互依存性 (interdependencies) 解析」に基づくリスク評価の研究が重要であり、これが重要な社会基盤防護のための研究開発の中心的な課題の一つである。相互依存性解析には、システムのモデル化、コンピュータシミュレーション、知識データベースの構築などを統合的に行わなければならない。

現在米国ではテロや災害の発生を想定し、電力供給網・通信網・

水道網・インターネット・水道設備など14の重要な社会基盤に関して、経済的インパクト・公衆衛生・環境面への影響など多角的な観点から相互依存性の解析を行う研究プロジェクトが実施されている。

本稿では、米国国土安全保障省の研究開発資金により、米国エネルギー省に属する国立研究所が実施しているプロジェクトを紹介し、特に相互依存性解析に基づく重要な社会基盤の防護に関する研究例をとりあげ、その概要を述べる。

2 国土安全保障省における科学技術研究開発の概要

2001年9月に米国で発生した9・11テロ以後、国土安全保障という意味での安全・安心への関心が世界的に高まっている。特に米国では2002年11月に国土安全保障省設立法が成立し、2003年1月から国土安全保障省 (DHS: Department of Homeland Security 以下「DHS」と略記する) が業務を開始し、米国の国土安全保障における重要な役割を担うようになった。DHSの政策の柱は、①国境警備および運輸保安、②緊急事態への準備・対応、③科学・テク

ノロジー、④情報分析および社会基盤の保護、であり、これを実施するためには、既存の政府機関の機能を活用する。

DHSにおいて国土安全保障に関する科学技術研究は、科学技術局 (Under Secretary Science & Technology)、防災局 (Under Secretary Preparedness)、情報分析局 (Assistant Secretary Office of Intelligence & Analysis)、核物質探査局 (Director Domestic Nuclear Detection Office) が行っている。科学技術研究の全体像は、「D&HS

(防衛と国土安全保障 (Defense & Homeland Security))」と略記され、図表1に挙げる3つのプロジェクトを主要な柱としている。

DHSにおける科学技術研究開発の総額は、2006年度約15億ドルであり、特に科学技術局の予算は10億ドルを超える。同局においては、DARPA (Defense Advanced Research Projects Agency, Department of Defense) をモデルとした「国土安全保障先端研究プロジェクト庁 (HSARPA: Homeland Security Advanced

Research Projects Agency)」が設置され、その中で多様な研究プロジェクトが実施されている。

本稿では、米国における国土安全保障に関する科学技術研究開発のなかで「重要な社会基盤防護 CIP (Critical Infrastructure Protection)」に関する研究動向、特に「相互依存性解析」と呼ばれる手法に基づくリスク評価に関する研究の動向を紹介する。

3 重要な社会基盤防護に関するプロジェクト(CIP)の実施体制

CIPとは、テロや天災など何らかの災害を想定した上で、複数の社会基盤が関与する障害や復旧に関して種々のシミュレーションを行い、統一的な評価モデルに基づいて、対策に関する効用を為政者に提示し、為政者の意思決定を支援するコンピュータシステムを構築しようとするプロジェクトである。テロや災害が起こった場合、その影響はいかなるものか、回復までに要する時間は、政策上の別の選択肢や別の対応による結果の予測は、被害を軽減するための最も効果的な選択肢は何か、脅威の程度と脆弱性を検討したうえで最も危険な領域は何か、どのような投資・被害の軽減策・研究上の戦略が全体的なリスクを軽減するために最も効果的か、といった具体的な質問が生じる。本システムはこうした問いに的確な答えを導くことを支援する。

3 - 1

CIPプロジェクトの実施組織

図表2に、米国の重要な社会基盤防護に関する3つのプロジェクトのなかでのCIPプロジェクトの

図表1 米国国土安全保障省の推進する主要な研究開発プロジェクト

プロジェクト名	内容	実施機関
DNDO (Domestic Nuclear Detection Office)	国内核物質探査に関するもの	DHS, DOD, EPA
CIP (Critical Infrastructure Protection)	重要な社会基盤の防護に関するもの	DHS, DOD, DOE, NRC
CBTR (Chemical & Biological Threat Reduction)	生物化学物質による脅威に対処するもの	DHS, DOD, EPA

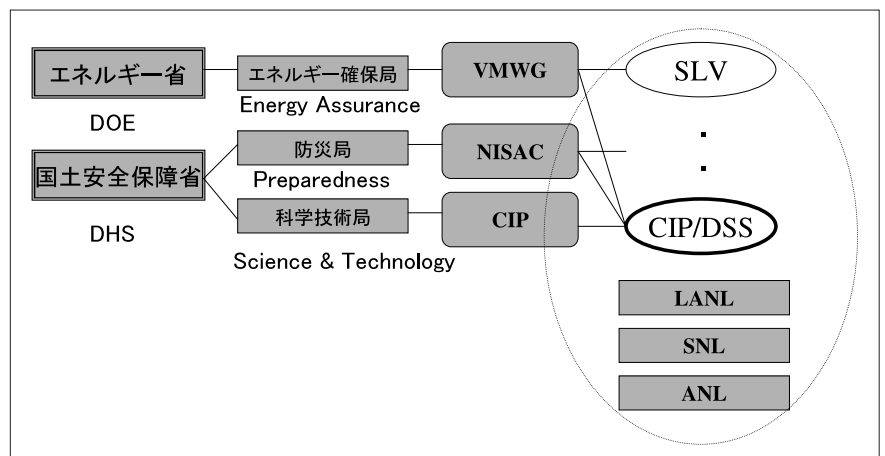
DHS : Department of Homeland Security 国土安全保障省
 DOD : Department of Defense 国防省
 DOE : Department of Energy エネルギー省
 EPA : Environmental Protection Agency 環境庁
 NRC : Nuclear Regulatory Committee 原子力規制委員会

資料をもとに科学技術政策研究所にて作成

位置づけを示す。CIPプロジェクトは、米国エネルギー省 (DOE : Department of Energy) の国立研究所である、ロスアラモス、サンディア、アルゴンヌなど複数の研究所に跨って、個別の研究テーマが割り当てられており、所属するメンバーは協働して研究にあっている。

図表2において、DOE エネルギー確保局 (Office of Energy Assurance) の元には、VMWG「モデリングと視覚化ワーキンググループ (Visualization & Modeling Working Group)」と呼ばれる組織が存在し、その中では、SLV (Simulation Library Visualizer) と呼ばれるシミュレーション結果の視覚化の研究が実施されている。DHSの防災局の配下には、「国家社会基盤に関するシミュレーションと分析センター (NISAC : National Infrastructure Simulation & Analysis Center)」が設けられ重要社会基盤に対する災害やテロリズムを想定した種々の研究が行

図表2 米国の重要な社会基盤防護に関する3つのプロジェクトと、その中におけるCIPプロジェクトの位置づけ



VMWG : Visualization & Modeling Working Group
 SLV : Scenario Library Visualizer
 NISAC : National Infrastructure Simulation & Analysis Center
 CIP/DSS : Critical Infrastructure Protection/Decision Support System
 LANL : Los Alamos National Lab.
 SNL : Sandia National Lab.
 ANL : Argonne National Lab.

資料をもとに科学技術政策研究所にて作成

われている。この組織は幾つかの小さな組織から構成されている。

CIPの中心的なプロジェクトは、次節以下で詳細を述べるCIP/DSS (Critical Infrastructure Protection Decision Support System)である。これは、前述したように、重要な社会基盤に対して想定される事故や災害に関して、意思決定を支援するシステムの構築を行うものである。CIP/DSSでは種々の社会基盤に関するリスクの「相互依存性 (interdependency)」を考慮した災害対処の研究が行われている。

3 - 2

CIPの主たる実施機関である 米国国立研究所の概要

現在、CIPも含めて米国における国土安全保障に関する研究開発においては、DOEに所属する国立研究機関の役割が顕著である。DOEは、「原子力事故への対応」「CBRN (化学、生物、放射性物質、核兵器を用いるテロ) 攻撃対策プログラム」「環境計測研究」「エネルギー安全保障プログラム」といった研究プログラムの多くを、国家核安全保障管理局 (NNSA) の管轄下にある国立研究所で実施している。

特に、以下に紹介するロスアラ

モス、サンディア、アルゴンヌの3つの国立研究所がその中心的役割を演じている。

(1)ロスアラモス国立研究所

ロスアラモス国立研究所 (LANL: Los Alamos National Lab.) は、ニューメキシコ州に位置する。1943年にマンハッタン計画の中で原子爆弾の開発を目的として設立された。ロスアラモス国立研究所が米国の科学技術研究の中で担ってきた最大の役割は、以前は核兵器の開発であった。現在は、核兵器の安全性と信頼性の確立、大量破壊兵器の脅威を減らし世界規模の安全保障を推進すること、そのための技術開発を行うことを主たる研究課題としている。

同研究所では、他の多くの米国の国立研究所と同様に、連邦政府が所有しているが大学などが運営を行うというGOCO形式 (Government Owned Contractor Operated) が採られている。マンハッタン計画で中心的役割を担ったカリフォルニア大学が長く管理・運営を行ってきたが、2005年に競争入札制度が導入され、2006年6月からはカリフォルニア大学・ニューメキシコ大学・ニューメキシコ州立大学および複数の民間企業による連合組織によって運営されている⁴⁾。

(2)サンディア国立研究所

サンディア国立研究所 (SNL: Sandia National Lab.) も同じくニューメキシコ州に位置し、1949年に設立され、「核兵器」の開発と併せて、「国防システムとアセスメント」「エネルギー資源と核不拡散」「国土安全保障と国防」に関わる研究が行われてきた。特に、核不拡散に関しては、共産主義体制崩壊後に、旧ソビエト連邦の保有していた核兵器の安全な保管と処理に大きな貢献を果たしてきた。このような貢献には、行き場のなくなってしまった核物理学者の就職の斡旋なども含まれていた。同研究所もGOCO形式により運営されており、かつてはAT&T社が、1992年からはロッキードマーティン社が運営を担っている。

(3)アルゴンヌ国立研究所

アルゴンヌ国立研究所はイリノイ州に位置する。ロスアラモス研究所と同じく、第二次世界大戦中に推進された原子力爆弾を製造するマンハッタン計画の研究者の一部を核として1946年に設立された。同研究所もGOCO形式により運営されており、現在の運営はシカゴ大学が行なっている。

4 CIPプロジェクトの概要

4 - 1

CIPプロジェクトの目的と 研究マネジメント

CIPプロジェクトの目的は、①危険性が指摘されている重要社会基盤に関して想定される被害の程度を予測すること、②重要社会基

盤に対して基本的な相互依存性モデルを構築すること、③重要社会基盤への自然災害の影響を予測すること、④効果的な被害低減策の評価、⑤国内地方規模、国家規模、および地域規模にわたる実務上の支援策の提供、である。

CIPを実施するにあたって、研究マネジメントにおいては、次

のような考え方を基本としている。まず、国土安全保障上のリスクは、その「発生確率」と「被害」という二つの要因で評価すべきものである。双方が高い事項に対する対処が重要であることは言うまでもないが、二つの要因の高低の広範囲な領域に多様な問題が存在する。

研究成果の例

(1)実時間での被害予測シミュレーション

図表4は、最近行われたハリケーンの通過に伴う被害予測シミュレーションの結果であり、CIPプロジェクトにおける研究成果の実践的適用の事例である。ロスアラモス国立研究所ではハリケーンによる停電被害のシミュレーションを実施し、これを実際の被害状況と比較した。対象となっているハリケーン「ウィルマ (Wilma)」は、米国におけるハリケーンの観測史上もっとも勢力の強いもので、2005年10月15日に初認され、米国フロリダ州を大西洋側から襲い、25日に消滅した。ハリケーンの上陸が数時間後と予測されているという状況において、その進路の予測を含めたりリスク評価依頼を受け、コンピュータシミュレーションを駆使してリスク評価に関する結果を実時間でDHSに報告した。

図表4(a)は、初認から120時間後の10月19日時点での停電の予測シミュレーションの結果である。群単位で停電となる確率が0～25%、25～50%、50～75%、75～100%の4段階で予測されて

問題領域を「時間軸」と「空間軸」で明確に規定する必要もある。対象とする事象が長期的か短期的か、また巨視的なものか微視的なものかという分類が必要であり、状況に応じて取られる分析・対処の手法が異なる。CIPプロジェクトでは具体的な事象に応じて最も適した視点の尺度を選択し分析している。

さらに、安全保障を担う研究であるため、基になるデータや情報の出自や意思決定支援システムの運用に関するセキュリティにも配慮している。分析の基になる「情報の信頼性 (Credibility)」、どの情報に優先的に着目するかという「重要度の選択 (Salience)」、情報の出自が信頼できるかどうかという「正当性の検証 (Legitimacy)」という三つの判断基準が重要であるとしている。

災害やテロなどに社会基盤が脅かされた場合、単独の社会インフラのみが関与するということがほとんどありえない。例えば、電力設備を障害から復興させるには、交通網を利用して障害箇所に修理部品の供給がされなければならないし、部品の運搬には燃料の供給が不可欠である。問題箇所の診断や複数箇所における修繕作業間の協調には、通信網が正常に機能する

ことが必要である。

また、国土安全保障上のリスクを考えると、リスク軽減策に掛かる負担とこれによりもたらされる利益との間のトレードオフも熟慮する必要がある。リスクの評価関数には、事件の発生確率と事件による結果の重大性および予防に掛かる経費のほか、これまでの防災への準備状況等も考慮する必要がある。対災害を目的とした意志決定者向けへの支援システムを構築することは、災害等の影響をよりの確に把握し効果的な対策が取れることを意味する。また、復旧のボトルネックとなるのは何かといった、防災のための戦略的な投資のあり方も導かれる。

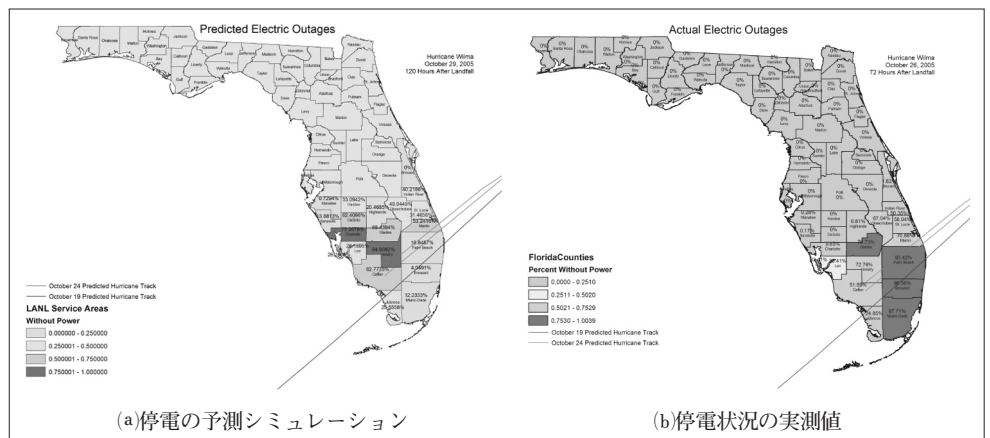
CIPの研究の最も大きな目的は、複数の社会基盤に跨るリスクの評価を総合的に行い、災害時の意思決定を支援する情報即時性をもって為政者に提供されることである。

CIPプロジェクトでは、図表3に示す12の重要な社会基盤を規定している。これらを「国家的視点」と「特定都市の視点」という二階層の観点からモデル化している。モデルを設定した上で、個別の課題に対するリスクの評価は、「国防」・「公衆衛生」・「経済活動」などの視点から分析を行っている。

図表3 重要な社会基盤

1	農業
2	金融機関
3	化学物質、危険物
4	産業基盤
5	緊急対応施設
6	エネルギー
7	食料
8	情報通信網
9	郵便、運送
10	公衆衛生
11	交通
12	水道

図表4 ハリケーンの通過に伴う被害予測シミュレーションと実測値



資料をもとに科学技術政策研究所にて作成

いる。図表4(b)は、10月26日時点での各群における停電状況の実測値である。この事例では、事前のシミュレーション結果がその後起きた現実の被害を非常によく予測できていた。ロスアラモス国立研究所におけるモデル化とシミュレーションの能力の高さを示している。

(2)相互依存性解析の例

図表5は、重要な社会インフラとして上水道設備に毒物が混入し汚染された場合を想定し、相互依存性解析に基づいて被害予測を行った場合のフローチャートである。水道設備を中心に他の社会基盤の関係が記述されている。実際の需要データも参照され、幾つか毒物混入のシナリオが想定されている。後述するデータベースを利用して拡散モデルを用いたシミュレーションを実施し、時系列に従って被害の程度が計算される。

この例では、毒物による上水道の汚染が、複数のシナリオによって為されることを想定している。ここでは、起こりうる複数のインシデント(incident:事件)の詳細なシナリオを記述し、それらに定量的な評価を与える必要がある。各インシデントを要因に分解し、それぞれの要因の因果関係や依存関係を調べ各要因に関する経験側

に則った発生確率を求める。この段階では専門家へのヒヤリングなどが欠かせない。個別の要因に関する発生確率が得られたら、例えば「確率論的ベイズ推定」などを適用することで、各要因の相互依存関係に伴うリスク評価を定量的に行うことが出来る。この研究では、シナリオの各要因に関して相互依存関係に基づく生起確率をモデルに反映させている。

(3)その他の事例

CIPでは、その他にも多くの問題解決指向のリスク評価研究の実績がある。農業生産物に対する病原菌を利用したテロリズムという脅威の評価という事例では、トウモロコシなどの穀物の生産分布とともに、乳牛・肉牛・鶏などの家畜の生育分布を詳細に把握した上で、伝染性病原体の暴露被害などのインシデントを想定した影響の分析とその対応シミュレーションを行っている。

また、別の研究事例では、災害やテロリズムなどのインシデントが発生した場合の交通機関の麻痺状況を推定している。特定の都市における人口の分布状況を個人の職業的属性まで踏み込んでデータ化し、これにより交通手段の利用パターンを予測した結果が得られている。

こうした研究では、学際的なアプローチが不可欠である。CIPプロジェクトは、多様なバックグラウンドを持つ研究者のチームによって実現されている。一方、研究で必要なシミュレーションソフトウェアなどのツールは、基本的には他用途向けに開発された既存のものを活用することを前提としている。

4 - 3

意思決定支援のためのデータベース化

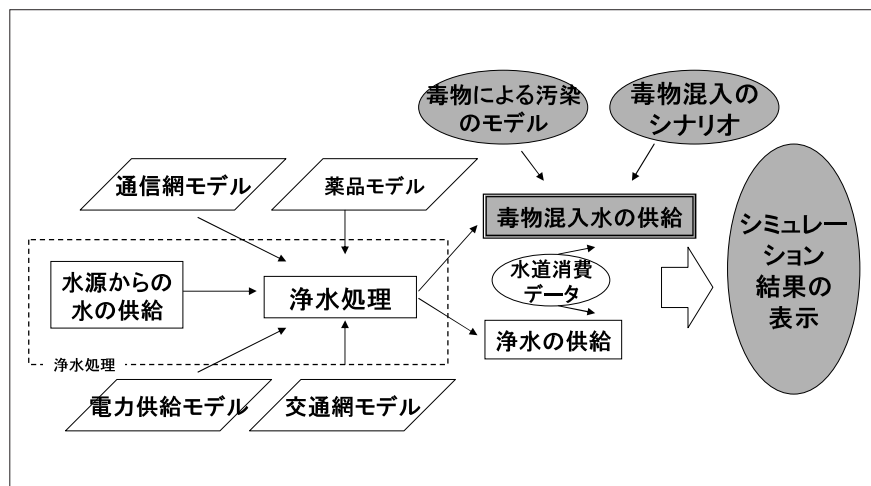
次に、CIPにおける研究成果を、知識の活用という観点でどのように問題解決に利用しているのかを紹介する。

まず、災害に際して為政者が何らかの意思決定を行うことを支援するために、「シナリオライブラリー」と呼ばれるものが用意されている。これは、過去に起こったハリケーンや熱波、冷害などを定型文書で記述した文書データベースである。

CIPのチームが実施したモデル化、あるいはシミュレーションの結果も蓄積されている。対象となっている社会基盤の被害状況、モデル化の手法、意思決定に供する情報提供に必要とされる諸条件(精緻さ優先、処理時間優先など)、実験方法、外部の視覚化方法、モデル化とシミュレーションに基づく設備の被害状況などがデータとして蓄積されている。

シナリオライブラリーでは、CIPにおいて過去に実施したりリスク評価の結果が一定のデジタルアーカイブの書式に従って蓄積されており、これは将来における類似の分析の参考資料として利用される。こうしたライブラリーの運用と活用は、情報分析における知識や知恵のレベルを強化することを目指している。バイオテロなどのインシデントを想定すると、状

図表5 都市部における上水道の毒物汚染の分析事例



資料をもとに科学技術政策研究所にて作成

況はそれを構成するいくつかの要因に分解して記述することができる。例えば、広範囲なバイオテロというインシデントの想定では、特定の病原体が水道設備に混入

する可能性はあるかないかといった事項が、インシデント全体像を評価するための部分的な要因となる。相互依存関係のある設備どうしのリスク評価は、こうし

た部分的な要因の間の状態遷移を数値的な評価することで行うことができる。

5 むすび

本稿で紹介した研究の背景にある危機感は、必ずしも米国一国の懸念ではなく先進国に共通の課題であるといえよう。今後、我が国においても、幅広い社会基盤に対する公共の視点からのリスク分析に関する研究開発の必要性が高まると考えられる。例えば、大規模な地震の到来が懸念され、気象災害の被害も近年深刻である。米国の取組状況と比較して我が国のこの分野の取り組みは立ち遅れている。

平成 18 年 10 月には、ハワイ州ホノルル市において、日米科学技術協定に基づく安全・安心な社会の構築に関する第 1 回のワークショップが開かれ、テロや災害など広範囲な地域や社会基盤に対するリスクへの対処に関する日米間の共同研究の可能性について検討されるなど、この分野における研究開発について国際的な協力を含めた関心が高まっている。しかし、本稿で紹介した「重要社会基盤の防護」「相互依存性解析」に関する研究テーマは、日本の国内では同様の目的意識に基づいて組織化された研究母体がなく、複数省庁の所管事項を跨ることになり、研究体制の構築も困難な状況である。

本稿は、平成 18 年度に筆者が行った複数の米国国立研究所への訪問調査を基にしている。CIP の研究チームでは、多様な専門領域の研究者が共通の目的のために協

働できるように研究がマネジメントされているという印象を受けた。特に、モデル化や分析の手法に関して、組織横断的によく議論されており、チームに共通の原理原則が貫かれているようである。国内でこの分野の研究を振興する場合、特に組織のマネジメントの観点において、米国国立研究所から学ぶことは多いと考えられる。

我が国においても幅広い社会基盤に対する公共の視点からのリスク分析と保全・保安に関する研究開発の必要性が高まると考えられる。米国における先導的研究開発事例から学ぶべきことは多い。例えばこの分野の研究では、コンピュータによるシミュレーション技術から特定施設の保全管理に及ぶ幅広い専門家を組織化する必要がある。また、研究成果は実務指向であるため対象となる問題領域を時間的、空間的な規模からよく吟味し分析結果を為政者による意思決定に活用することが重要である。

謝 辞

DHS、DOE、ロスアラモス、サンディア等の各国立研究所の関係者の皆様に多大なるご協力いただいたことをこの場を借りて感謝申し上げます。

参考文献

- 1) 総合科学技術会議、「安全に資する科学技術推進戦略」、平成 18

年 6 月 14 日

- 2) http://www.lanl.gov/orgs/chs/biip/cip_dss.shtml, Critical Infrastructure Protection Decision Support System -Department of Homeland Security, Research & Development
- 3) 科学技術政策研究所、「米国ロスアラモス国立研究所の運営に企業の参入が決定した」、科学技術動向、平成 18 年 2 月号
- 4) 浦島充佳、「NBC テロリズム」角川書店、2002 年 2 月
- 5) 加藤朗、「テロ—現代暴力論」中公新書、2002 年 5 月
- 6) 井上尚英、「生物兵器と化学兵器」中公新書、2003 年 12 月

執 筆 者



情報通信ユニット
藤井 章博

科学技術動向研究センター

<http://www.nistep.go.jp/index-j.html>



工学博士。分散コンピューティングと通信プロトコルの研究に従事した後、電子商取引システムの構築プロジェクトを実施。現在、情報通信技術のイノベーションが経営や政策に与える影響に興味を持つ。

アナログ技術の動向と 人材育成の重要性

—CMOS 高周波 LSI にみる新時代のアナログ技術を中心に—

野村 稔
情報通信ユニット

1 はじめに

第3期科学技術基本計画における情報通信分野では10個の戦略重点科学技術を選定しており、その中に「人の能力を補い生活を支援するユビキタスネットワーク利用技術」が挙げられている。ユビキタス化の基盤として重要な役割を演じるのがワイヤレス（無線）通信である。携帯電話、近距離無線^{注1)}のデバイスなどにおけるワイヤレス通信は高度化、多様化の一途を辿っている。そしてこれらの実現には高度な新時代のアナログ技術が必要になる。

LSIの微細化の進展はSoC (System on a Chip)の時代をもたらし、同一SoCの中でデジタル回路とアナログ回路が混在する機能が求められてきている。そして

アナログ回路の開発がLSI全体の開発期間や製品性に大きく影響するようになってきている。また、デジタルだけでは製品の付加価値が得られなくなりつつあり、付加価値の源泉の一つとしてアナログ技術の重要性が飛躍的に増加してきている。

こうした意味で重要なアナログ技術であるが、世界的に見てアナログ技術者は不足しており、各国とも新時代のアナログ技術の重要性を認識し、研究開発と共に人材育成を盛んに進めている。

以下では、ワイヤレス通信の基盤であり高度なアナログ技術が必要とされる「CMOSアナログRFのシステムLSI」^{注2)}を中心にして、アナログ技術とは何か、今何故ア

ナログ技術が必要か、アナログ技術の研究開発動向、アナログ技術が抱える課題を述べ、今後必要とされる向上策を提言する。

■用語説明■

注1: 近距離無線とは、比較的距離が短い場所で用いられる通信であり、無線LAN、Bluetoothなどが使用される。

注2: CMOSアナログRF (Radio Frequency) のシステムLSIとは、CMOSテクノロジーでのアナログ・デジタル混載LSIにおいて、ワイヤレス機能を実現する高周波処理と高速ADC/DAC (アナログ・デジタル/デジタル・アナログ変換) などのアナログ回路が構成要素となるLSIを指している。また、ここでのシステムLSIをSoC (System on a Chip) ともいう。

2 アナログ技術とは

2 - 1

アナログとデジタル¹⁾

アナログとは、物質やシステムなどの状態を連続的に変化する物理量によって表現することである。我々の身の回りにあるものの状態は、温度、速度、圧力、流れ、人間の音声などすべてアナログで

ある。そしてアナログ量の情報を電氣的な連続量に変換したものがアナログ信号である。

一方、デジタルとは離散的に数えられることをいう。コンピュータをはじめ様々な電子機器の内部では、電氣的なパルスの有無を「0」と「1」の2進数に対応させてデジタル量を表現したデジタル信号を用いて電子的な機能を実現

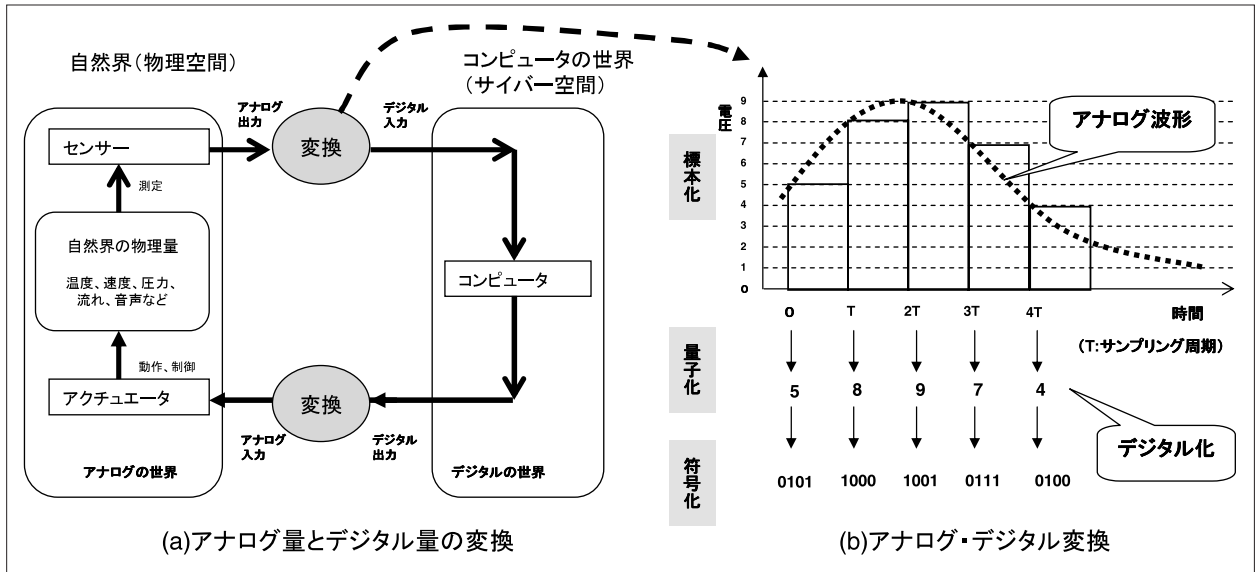
している。

2 - 2

アナログ技術の用いられ方

身の回りにはアナログ技術が多用されている。例えば、ディスプレイ、スピーカー、マイクなどのヒューマンインターフェイス部、無線部のアナログ回路、デジタル

図表1 アナログ量とデジタル量の変換



参考資料¹⁾を基に科学技術動向研究センターで編集

とアナログの境界での変換部、カメラ、そしてセンサーなどである。携帯電話を例にしてアナログ回路部分を示すと、アンテナ、ディスプレイ、カメラ、充電器、通信デバイス、ヒューマンインターフェイス、バイオメトリックス認証、電話機能、データの送受信などと様々である。機能面でいうと、外界からの入力である微細な信号の入力部分では雑音が混入しやすいため低雑音化や雑音除去の技術が用いられている。また、外界への出力としてのディスプレイへの表示やスピーカの駆動ではそれらの特性に合わせて歪がなく忠実な信号を再生する技術も用いられている²⁾。

2 - 3

アナログ処理の具体例

(1)アナログ・デジタル／デジタル・アナログ変換

外界からの情報がどのようにデジタル処理されるかを以下に説明する。図表1(a)はアナログ量とデジタル量の変換について模式化している。アナログ信号をコンピュータの世界(サイバー空間)で処理するためにはコンピュータで読める情報に翻訳すること、すなわ

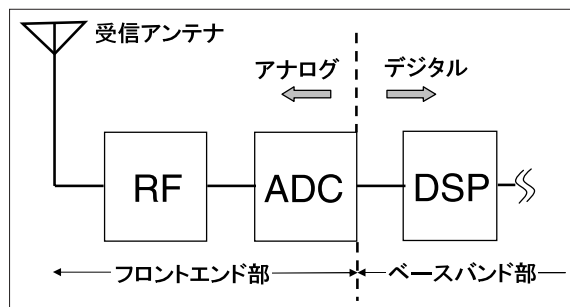
ちデジタル量への変換(Analog to Digital conversion: ADC と呼ぶ)が必要である。一方、コンピュータ内で処理された結果を再び外界であるアナログの世界に戻るときデジタル信号からアナログ信号への変換(Digital to Analog conversion: DAC と呼ぶ)が必要になる。

図表1(b)ではADCの機能を例示している。アナログ波形はサンプリング時間(T)ごとにその値(ここでは電圧値)が計測され、数値化(デジタル化)が行われコンピュータで理解できる2進値に変換される。この2進値を表現するビット数は分解能といわれ、例えばデジタルカメラでは10~12ビット、CDでは16ビットなどの分解能が実現されている。DACはこの逆の操作となる。

(2)携帯電話の中のアナログ処理

携帯電話の中には数々の先端的なアナログ技術がデジタル技術と共存して用いられている。図表2に基本的な受信回路の構成を示す。電子回路の領域は扱う周波数帯域によってフロントエンド部とベースバンド部に大別される。点線の左側のRF、ADCがフロントエンド部、右側のDSP(Digital Signal Processing: デジタル信号処理)部がベースバンド部(デジタル処理が行われる電子回路の領域)である。フロントエンド部では、受信アンテナで受けた微弱電波を増幅したり、受信信号から搬送波を取り除くためにアナログ技術が用いられる。送信回路はこの逆で、フロントエンド部では信号を高周波の搬送波に乗せて電波として送出することが必

図表2 受信回路の構成



参考資料⁵⁾を基に科学技術動向研究センターで作成

要であり、高周波電力を効率よく伝達する機能がアナログ技術で実現されている。

2 - 4

アナログ回路とデジタル回路の設計の違い

アナログ回路とデジタル回路の設計を対比してみる。


デジタル回路の設計者を教育する一例として、簡単なゲートアレイ^{注3)}の教育コースには、ブール代数から開始して数週間のうちに、ある程度の論理回路を組めるようにできるプログラムがある。デジタル回路ではトランジスタや素子からなる回路をブラックボックス化し、設計者が考えるのは論理ゲートやそれらを組み合わせたマクロの機能とそれらの入出力の関係だけに限定できる。従って、ゲートやマクロの詳細な中身の理解は必ずしも必要ではない。また、用いるゲートやフリップフロップの種類もそれほど多くはない。

一方、アナログ回路の設計は、トランジスタや素子のレベルを扱うものであり、設計では回路全体を考慮する必要がある。そして図表3に示すように設計に必要なパラメータも多い。一箇所のエラーが全体に影響するため波及も大きい。回路の周波数特性^{注4)}など、デジタルでは考慮しなくてよい特性までも考慮する必要がある。アナログ回路の設計では、無理やり式を解こうとすると膨大な計算が必要になるため、近似を多用する。ここでは、周波数、素子値などにより、如何に回路モデルを簡略化するかというセンスを磨くことが重要になる⁴⁾。そのため、ある程度アナログ回路を組めるようになるには年単位の教育期間がかかってしまう。

さらに、アナログLSIの設計では、単に回路の設計だけではなく、

図表3 アナログ回路設計における複雑さ

デジタル回路	アナログ回路
<ul style="list-style-type: none"> •デジタル回路設計で考慮する主パラメータ⇒少ない - 遅延 - 駆動能力(fan-out) 	<ul style="list-style-type: none"> •アナログ回路設計で考慮する主パラメータ⇒非常に多い - 信号帯域(周波数特性) - 精度 - slew rate - 信号振幅 - 雑音 - オフセット - 入力/出カインピーダンス - 電源電圧/温度依存性 - 同相除去比 - 位相余裕 - その他



微細化、高速化によりデジタルでも考慮が必要になるパラメータ
消費電力、slew rate、信号振幅、雑音、電源電圧/温度依存性

参考資料³⁾を基に科学技術動向研究センターで編集

システムレベル、ブロックレベル、レイアウト・パッケージまでを考えて性能を確保することが必要である。製造面でのデバイス・テクノロジー、プロセス変動などの考慮も必要であり、最終的にはパッケージ、ボードの上で性能を実現することが求められる。単に回路設計を行えるだけではアナログ設計者ではないとも言われる。

なお、図表3では、微細化、高速化に伴って、デジタルでも設計上で考慮すべきパラメータが多くなりつつある様子も合わせて示している。

2 - 5

デジタル化の中でのアナログ技術

このように電子機器に不可欠なアナログ技術であるが、デジタル技術へ注力した近年の歴史のなかでは、その存在が軽視されてきた。その経緯と現状を端的に示す内容として、大阪大学の谷口教授は、「1980年代の後半にデジタル回路が爆発的に広がり、多くのアナログ回路技術者がデジタル回路の

設計に転向させられた。しかし、デジタル回路でも最先端の性能を引き出すには、アナログ回路設計の知識が必要であることがわかってきた。若手技術者はアナログ回路を設計した経験がほとんど無い。CMOSのアナログ回路の設計教育を行っている国内の大学が極めて少なく、新人にも期待できない。」⁵⁾などと述べている。

現在、国内にもアナログ技術に強いメーカーは、少ないながらも存在する。しかし、多くの大手の企業は、デジタル系の半導体を主力事業として位置づけて設計開発や生産技術の重点をシフトしたため、これが日本のアナログ半導体の弱体化につながったとの指摘もある⁶⁾。

用語説明

注3: ゲートアレイとは、拡散工程を完了したマスタ・ウェハーがあらかじめ用意されているセミカスタムのICをいう。

注4: 周波数特性とは、回路の入力信号における周波数を変化させたとき、出力信号がどのように変化するかの特性をいう。

3 いま何故アナログ技術か

3 - 1

PC から通信への パラダイムシフト： アナログ混載 SoC の増大

SoC とは、主にデジタル家電、携帯電話機、車載用電子機器等に向け、必要な機能を集積した大規模な専用 LSI のことであり、シリコン LSI 上への電子機器システム全体の集積を目指している。例えばデジタル TV では、半導体のコスト構成比率が約 50% を占め、PC (Personal Computer) とほぼ並ぶところまで至っている。SoC は電子機器全体の小型化、高性能化、多機能化をはじめ、全体コストの低減に大きな効果をもたらす。またパッケージ上のチップ間接続での電磁波放射という問題に対しても、複数チップを 1 チップに収める SoC 化という解決法が積極的に進められている。こうした背景から、SoC の使用は拡大の一途を辿り、現在、電子機器開発は SoC 開発を意味しているといっても過言ではない⁷⁾。

また、半導体開発での牽引役は、PC 分野から通信分野へ変化しつつある。過去 20 年間、世界の半導体のほとんどは PC 分野での使用に向けられてきたが、半導体世界市場売り上げ比率で見ると、2000 年には通信分野が初めて PC 分野を上まわった。PC 時代の主な半導体の構成要素はマイクロプロセッサとメモリだったが、インターネット時代になるとそれらに加えて DSP (Digital Signal Processing) やアナログ機能の重要性が増加してきている⁸⁾。したがって、SoC 開発においても当然のことながら通信機能の盛り込みが必要になり、アナログ、デジタル混載 SoC への

要求が増大している。2006 年上期における半導体売上高は対前年比で + 8 % と成長した。この中で、PC 用のプロセッサの落ち込みに対し、携帯電話向け半導体が伸び、通信へのシフトの動きを裏付けた形になっている⁹⁾。

3 - 2

アナログ回路の SoC 開発へのインパクト

アナログ回路が SoC のなかでデジタル回路と一緒に組み込まれてくると、アナログ回路領域の設計が SoC 開発に大きな影響を及ぼしてくる。

まず、LSI 内での面積へ影響する。アナログ回路では、デジタル回路の様に CMOS の微細化による効果が期待できない。インダクタやコンデンサなどの受動素子の特性確保のためには相応の領域を必要とすること、微弱な信号の増幅に使う差動型のアンプなどではレイアウトの対象性の確保が必要なこと、ノイズに強いレイアウトのためにも大きな面積を必要とすること、などがその理由である。

次に、アナログ設計を支援する設計自動化 (EDA: Electronic Design Automation) ツールに関する影響である。アナログ設計では、直接、トランジスタや容量、抵抗等のデバイスをレイアウトし、その電気的性能を見積もって、これを回路シミュレーションしながら設計を行う。設計の各工程では、一般的にそれに特化したツールを利用して設計データを完成に近づけていくという原始的で手間のかかる設計方法がとられる¹⁰⁾。アナログ回路の検証は、従来 SPICE などのアナログ回路シミュレータで行われており、デジ

タル回路の検証に比べて多くの処理時間と検証期間を要している。また、配線の寄生容量などが回路特性に影響を及ぼすため、回路設計とレイアウト設計を何度も繰り返す必要があり、このことも設計期間を長期化させる大きな原因になっている。

このようにアナログ回路部分の開発期間や性能が LSI 全体の開発や製品性に大きく影響するようになってきている。以前は、アナログは別 LSI だったためにこのような問題は表面化しなかったが、SoC 化の進展により、大きくクローズアップされてきた。

3 - 3

今後の製品優位性の確保

デジタル回路の開発では設計自動化が進んだため、設計者は実現すべき LSI の機能を設計記述言語で記述するだけで所望の回路を実現できるまでに進化しつつある。LSI が正しく動作するかの検証には努力を要するが、極論すれば、デジタルだけでは誰でも同じものができてしまうため製品の優位性を出すことが難しくなる。今後の製品優位性の確保には、アーキテクチャを考案するなど従来とは視点を変えた工夫が要求される。アナログ技術はデジタルよりも差異化が可能であり他社は容易にまねることができにくい。例えばデジタルでは配線パターンを真似ればほぼ同じ性能が出るが、アナログの場合には必ずしもそうならない。アナログではそれ以外のノウハウが多いのである¹¹⁾。現在、SoC にアナログ回路がデジタル回路と共に混載されてきており、製品の優位性の大きな要素となってきた。製品の優位性を確保するた

めにアナログ技術がいっそう重要な役割を担ってきている。

3 - 4

活況を呈する アナログビジネス

図表4に世界半導体市場統計(WSTS)の2006年秋季半導体市場予測を示す。これによると世界の半導体市場規模は、2006年に前年比8.5%増、2,468億米ドルの見通しとなった。2006年の製品別市場予測は、IC全体で前年比8.0%増の2,082億米ドルの見込みである。

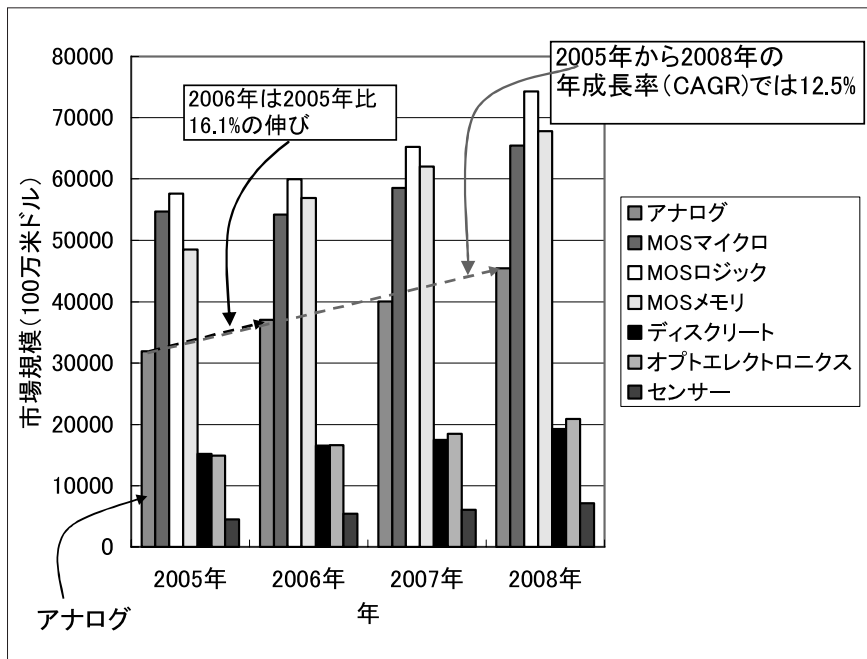
このうち、MOSメモリは同17.3%増の569億米ドル、アナログは同16.1%増の371億米ドルと大きく伸びたが、MOSロジックは同3.9%増の599億米ドルと微増で、MOSマイクロは同0.8%減の542億米ドルに落ち込むとあり、全体として、アナログの伸びが大きく伝えられている。またアナログ技術が多用されるセンサーの伸びも19.2%と大きく成長している。2005年から2008年までの成

長率は、アナログ12.5%、センサー16.3%と大きい¹²⁾。

上記予測には、MOSロジックではアナ・デジ混載、ディスクリートではアナログ機能などが含まれていると考えられるため、実質のアナログ市場規模は更に大きいと想定される。今後もアナログ技術は、フラットパネル、デジタル

TV、超高速ワイヤレス通信、車載システムやロボットなど、伸長するヒューマンインターフェイスに関わる様々な場面に用いられる。ユビキタス化によるセンサーネットワーク、RFID活用のサービス、コンテキスト・ウェアなどの新しいビジネス創出の基盤ともいえる。

図表4 2006年秋季の世界半導体市場予測



WSTS2006.10を基に科学技術動向研究センターにて編集

4 アナログRFを中心とするアナログ技術の研究開発動向

4 - 1

学会発表にみられる アナログ研究の伸び

図表5は、最先端の半導体技術の発表が行われるISSCC(International Solid-State Circuits Conference: 国際固体素子回路会議)でのアナログ関係(アナログRFに限らない)の活動状況を概観している。ISSCCにおける論文の採択では、提案された回路が実際に動作したかに重要性がおかれているため、この学会の論文から実際の技術の動きが捉えられる。20年前、10年前、そして昨年のア

ナログ関係のセッション数は図表からも明らかなように増加の一途を辿っており、その注目度の高さが伺える。そして最近の目立った動きとして無線関係のアプリケーションの躍進がある。

4 - 2

各国の研究開発動向

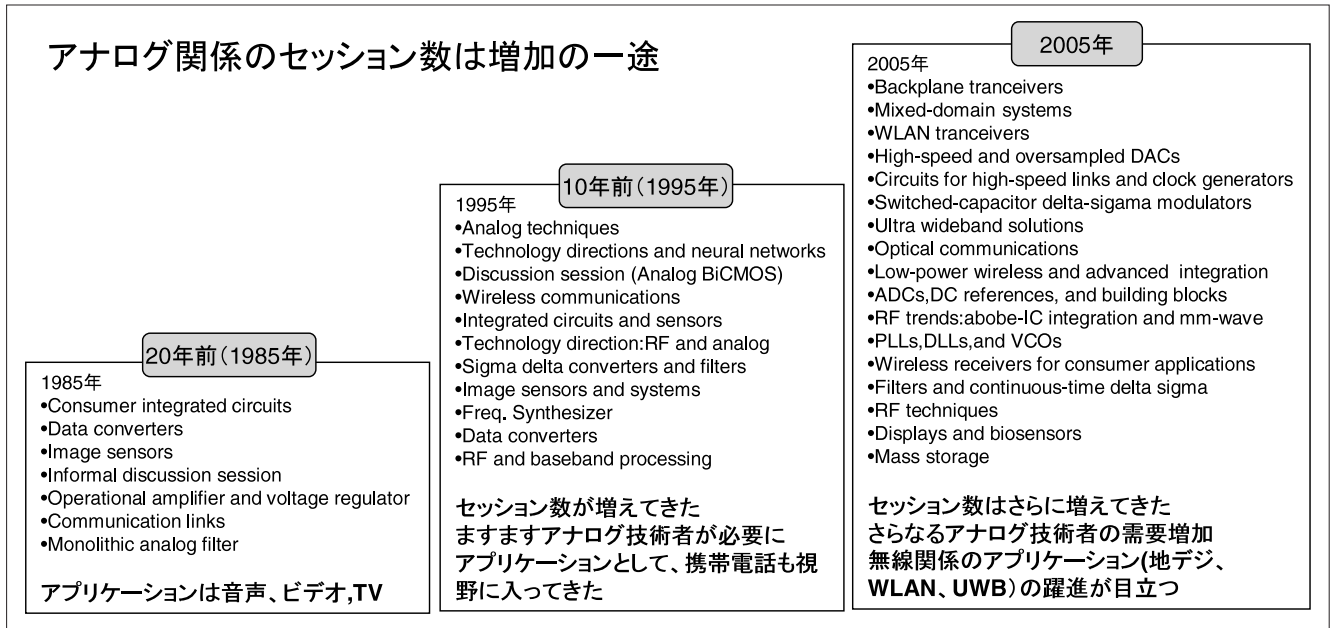
(1)米国の研究開発動向

米国にはアナログ技術をベースとした優良専門メーカーやベンチャー企業が多い。大学では、UCバークレイ校、UCロサンゼルス校、スタンフォード大学、MIT、オレゴン州立大学、カリ

フォルニア工科大学、フロリダ大学などでアナログ関係の研究が盛んである。先端的な研究の例としてUCバークレイ校のWireless Research Centerでの活動でみると、2002年から60GHz CMOS Radio Systemsの研究を行っている¹³⁾。大学からは多くのベンチャーが創出されており、UCロサンゼルス校発のBroadcom Corporationやスタンフォード大発のAtheros Communicationsなどがその例である。

既存の企業としては、IBM社が高周波関係を得意としており、シリコンゲルマニウムを扱うことができる最先端ファクトリーをも

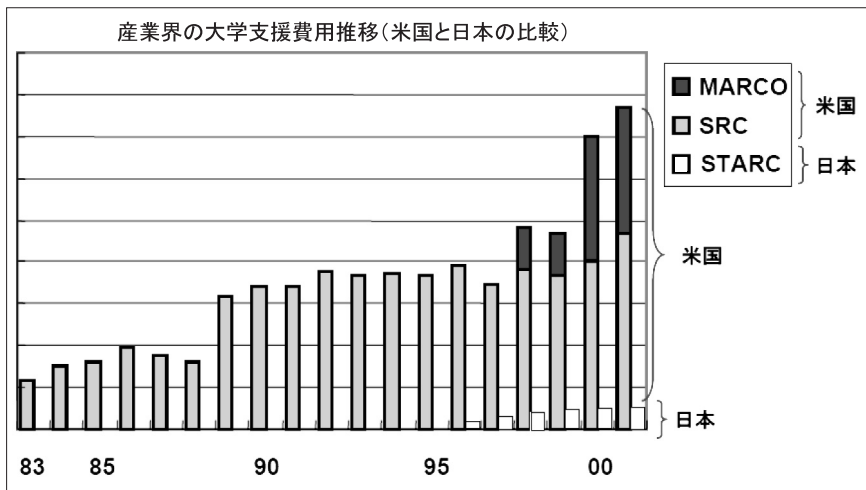
図表5 ISSCC でのアナログ関係のセッション数の推移



ISSCC : International Solid-State Circuits Conference

参考資料²⁴⁾ を基に科学技術動向研究センターにて編集

図表6 産業界の大学支援



■用語説明■

注5 : デジタル携帯電話に使われている無線通信方式の一つであり、ヨーロッパやアジアを中心に多くの国で利用されている。

注6 : IMEC は、欧州の半導体関連の研究開発コンソーシアムであり、ベルギーのルーベンに拠点を持つ。IMEC はインド科学研究所 (Indian Institute of Science) との間での連携も積極的である。

る。我が国の支援との差は大きい。

MARCO : Microelectronics Advanced Research Corporation
 SRC : Semiconductor Research Corporation
 STRAC : (株)半導体理工学研究センター

(株)半導体理工学研究センター提供

ち、高周波関係の回路開発や製造を行うことができる。テキサス・インスツルメント社 (TI社) はデジタル信号処理 (DSP) を主力にした製品、特に携帯電話関係の LSI 製品に強く、また X 線 CT 診断装置向けのハイパフォーマンスのアナログ製品分野にも進出している。インテル社は、マイクロプロセッサ (MPU) を主力としているが、Bluetooth や WiMax などの無線規格提案をするなど無線関係に強い会社でもある。2004 年の汎用アナログ市場規模は半導体

市場全体の約 6% を占めるが、その上位 5 社は TI 社、アナログ・デバイセズ社、ナショナルセミコンダクター社などの米国勢であり、これら 5 社の世界シェアは 6 割弱にも達している⁶⁾。

このように米国のアナログ研究開発は、大学、企業とも非常に強力である。アナログには限らないが、米国では 20 年以上前から産業界が大学を大きく支援してきており、それが大学の活躍の原動力になっている。図表 6 には、産業界の半導体関係の大学支援を示してい

(2) 欧州の研究開発動向

欧州も通信や産業用のアナログ技術 (例えば CT スキャンなど) に強い企業が多い。通信で用いられている GSM (Global System for Mobile Communications^{注5)}) や ADSL (Asymmetric Digital Subscriber Line) などは、欧州企業が中心になって作られた規格である。アナログ研究を行っている大学あるいは研究拠点としては、オランダの Delft、Eindhoven、Twente の 3 つの工科大学、ベルギーの IMEC (Interuniversity Microelectronics Center^{注6)})、KUL (Katholieke Universiteit Leuven)、イタリアの Pavia 大学、フィン

ランドの Helsinki University of Technology、スイスの ETHZ (Swiss Federal Institute of Technology) のチューリッヒ校などが挙げられる。

EU の第 6 期フレームワークに関するプロジェクトの中に産学官プロジェクト NANOCMOS があり MINATEC^{注7)} や IMEC へ資金が投入されているが、MINATEC のワイヤレス端末の研究では CMOS RF や再構成可能ハードウェアなどを今後のキーテクノロジーと位置づけている¹⁴⁾。またフランスの LETI (Laboratoire d'Electronique de Technologie de l'Information) の研究プログラムには先端デバイスとして無線技術への取組みがあり、RF のフロントエンドのデバイス開発が採り上げられている¹⁵⁾。

(3) アジアの研究開発動向

① 台湾の研究開発動向

台湾は 1980 ~ 2000 年を半導体研究開発の第 1 次産業展開 (Industrial Evolution)、2001 ~ 2020 年を第 2 次産業展開と位置づけ、第 2 次産業展開の牽引役として、2001 年に Si - Soft というプロジェクトを開始して設計重視の戦略に切り替えた。Si - Soft の設定動機には、過去に台湾は労働集約型から資本集約型への移行が成功したが、今後は知識集約型に移行すべきであるという考え方があり、このプロジェクトの目標は、新しい設計法、設計環境、製造から成る強力な産業構造への転換である。

SoC 開発戦略としては、高付加価値製品を生み出すための産業力強化に向けて、NSoC (National SoC) プログラムを推進した。NSoC プログラムのフェーズ 1 (2003 ~ 2005 年) では、人材育成、製品開発、プラットフォーム整備、IP (Intellectual Property)、新興産業開発の 5 つの計画を推進した。この結果、台湾の ISSCC

■ 用語説明 ■

注7: MINATEC (マイクロエレクトロニクス・ナノテクノロジーイノベーションセンター) は、CNRS (仏国立科学研究センター)、CEA-LETI (仏原子力庁電子・情報技術研究所)、INPG (グルノーブル工科大学)、地方政府機関である AEPI (イーゼル県投資促進局) が中心となり、マイクロテクノロジーからナノテクノロジーまで広範な領域の研究開発を行う産学官国際研究拠点を構築するプロジェクトである。

の論文採択数は、2002 年の 0 件から、2003 年の 3 件、2004 年の 6 件、2005 年の 15 件、そして 2006 年の 18 件へと急激に増加した。また、回路とシステムの国際学会である ISCAS の論文採択数でも 2003 年の 87 件、2004 年の 106 件、そして 2005 年には 202 件と米国に次ぐ第 2 位にまで上昇してきた。現在、NSoC プログラムはフェーズ 2 (2006 ~ 2010 年) に入っており、革新的な SoC 製品技術、最先端の SoC 設計技術、そして最先端の SoC 設計環境の 3 つの計画を推進している。3 つのタスクフォースが設定され、そのひとつに RF and Mixed Signal Circuit Design があり、アナログ RF 技術の研究開発が大きく取り扱われている¹⁶⁾。

台湾行政府は、LSI 設計に関する教育や研究に必要な基盤に対し潤沢な資金を提供している。National Applied Research Laboratories (NARL) の下部組織に National Chip Implementation Center (CIC) があり、台湾の大学や研究機関を資金的に援助し、設計で使用する EDA の整備や設計された LSI の試作活動を支援している。LSI の試作サービスについては、テストや測定まで含めたサービスも提供している¹⁷⁾。

② 韓国の研究開発動向

韓国の大学にも CMOS アナログ RF の研究が多く見られる。1990 年代の初め頃から CDMA (Code Division Multiple Access) の研究が盛んになり、1995 年からは多くの大学でワイヤレスの研究が行われるようになり論文

数が増加した。最近は、システムまでを扱った発表が出てきた。2006 年 9 月に韓国で開催された RF Integrated Circuit Technology Workshop (毎年開催しており今年が 6 回目) から発表内容を見ると、モバイルコミュニケーション、自動車とミリ波、WPAN/WLAN、リコンフィギャラブル RF などのセッションが設けられている。全 23 件の論文の発表者は、企業 10 件、大学 9 件、残りはその他の研究機関である¹⁸⁾。

4 - 3

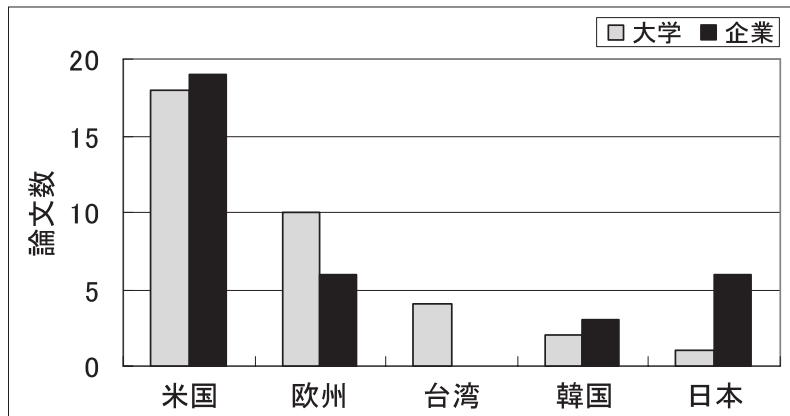
日本の研究開発動向

図表 7 は、2006 年 2 月の ISSCC におけるワイヤレスとアナログ RF 関係の企業と大学からの論文発表数を示している。日本は他国に比べて、大学からの発表が非常に少ない。1992 年から 2001 年までの推移を見ても大学単独と大学との共同による合計の発表件数は欧米に比べて非常に少ない²⁰⁾。

しかしこれを、日本の大学の問題と単純に決め付ける事はできない。先端アナログ技術を開発することは企業でも非常に容易ではなく、前記したように、欧米、台湾、韓国などでは半導体企業や政府が、この分野を研究する大学を支援してきた。その結果、UC バークレイ校の例の様な先端的研究につながっている。

以下では、我が国で行われてきたアナログ技術の研究開発動向を述べるが、これらの成果はまだ図表 7 のような数字には表れていない。

図表7 ISSCC2006 でのアナログ関係論文数



参考資料¹⁹⁾を基に科学技術動向研究センターで編集

(1)アナログ RF 研究会 (学協会などの活動)

2004年2月に、2007年3月までの期間を設定し、シリコンアナログRF研究会が発足した。委員は、我が国の大学、企業を代表する専門家によって構成されており、設置目的には、「シリコンLSIにおいてRF技術がワイヤレス応用、およびデジタルLSI応用のどちらにおいても重要になってきた。化合物半導体を中心としたマイクロ波回路技術のCMOSでの実現に向けて、大学ならびに関連の企業をふくめて技術を議論出来る場としての委員会、研究会を立ち上げ、この分野の一層の活性化と関連する国際会議の開催などに貢献する」とある。研究分野はアナログRF関係での回路技術、配線技術、測定技術、モデリング技術、電磁界シミュレーション技術などの幅広い領域を対象としており、研究会はこれまで10回開催されている。

(2) STARC による アナログ RF 教科書の開発 (産学連携での取り組み)

国内半導体11社が出資して1996年に設立したSTARCは、2006年4月から5カ年計画の「あすかIIプログラム」を開始した。このプロジェクトの中のプログラ

ムに「産学連携による教科書の新規開発」があり、アナログRF教科書(基礎編、応用編)の作成を2008年3月末の完成に向けて行っている。東工大(松澤教授)、東大/VDEC(VLSI Design and Education Center:大規模集積システム設計教育センター)(浅田教授)、東大(藤島助教授)等とSTARCの連携により、実データに基づく実用的な教科書作成を目指している。

(3)大学での教育の例

複数の大学で各種研究会や講座が開設されつつあるが²¹⁾、ここでは東京工業大学での高周波評価技術の講座を例として採り上げる。同大学では2006年8月から「高周波計測工学特論」を計測機器会社と協力して開講している。目的は、高周波関係の基本的知識を学生に習得させることである。例えば、マイクロ波特有の性質、マイクロ波伝送線路、高周波で 사용되는各種パラメータ、高周波回路でのデバイス種類、ノイズ、周波数スペクトラムなどの各種理解、測定器の使い方、高周波回路の試作と測定などを教育する。携帯電話の変調方式が多様化している高周波領域の研究へとりかかる場合には、こうした基本知識の理解が必須である。この講義はオープン

であり他の大学からの参加も可能である。

(4)地域としての取り組みの例

地域としての取り組みとしては、群馬県、福岡県(北九州市)などの取り組みがある。ここでは群馬県の例を採り上げる。もともと群馬県は製造業が盛んで全国10位程度である。アナログ集積回路設計(半導体メーカー)、およびそれを用いたエレクトロニクス製品(エレクトロニクス・メーカー)の分野で技術力の強い企業がたくさんある。ここでは群馬大工学部を核にしてエレクトロニクス分野での連携が行われている。アナログ集積回路研究会(2003年10月に設置し技術講演会を主体に活動)、アナログ関連での産学協同での人材育成(講座の開設、インターンシップ)、産学連携での共同研究(全国レベルで推進)など、企業のOBが中心になり、アナログ技術の教育・伝承・コンサルティングを目標に中堅技術者の実践教育が進められている。また、群馬の複数エレクトロニクス・メーカーと群馬大工学部が協力し、「群馬アナログ技術立国構想」というアナログ回路技術の産業及び研究・教育を強化する活動も行われている。

(5)政府での取り組み

経済産業省の技術戦略マップ2006における、情報通信分野の技術マップ「半導体分野の技術ロードマップ」²²⁾では、設計(SoC設計)シリコンインプリメンテーション技術として、①アナログのIP化、シミュレーションの高速化/高精度化、アナログ-DFT(2005年~2007年)、②アナログ回路の自動設計、パッケージとの一体設計(2008年~2014年)という道筋が示されている。

5 新時代のアナログ技術の課題

5 - 1

技術習得の高度化

2 - 4でアナログ回路設計とデジタル回路設計の違いについて示し、アナログ技術の習得の難しさを述べた。しかし、CMOSの微細化、高速化に伴って、今後はさらに高度なアナログ技術が必要になる。

(1)幅広い知識習得の必要性

図表8に無線システム構築に不可欠な技術分野を示す。この図表から明らかなように、基礎的な知識としてのシリコンデバイス物理、電磁気学、回路を設計するためのデジタル信号処理、RF / アナログ / デジタル回路技術、応用であるシステム化に向けたシリコン無線工学、ワイヤレスシステム工学など非常に幅広い知識の習得が必要になる。

それらに加え、近年の携帯電話、近距離無線などの様々な無線システムの存在と周波数帯の広範囲化へ対応できる知識が必要になる。特に、世界市場に向けた製品開発には、国による周波数帯割当、変調方式、無線プロトコルの違い、電源電圧や電源規格の違いなどを念頭に入れておかねばならない²³⁾。

(2)システム的な思考の必要性

従来のアナログ技術者は、あるブロック（回路部分）に関する専門性があればよかったが、今後のアナログ技術者は一つ上位レベルに立って最適化できる様に複数ブロックに渡ってある程度の技術力が望まれる。更に一歩進めて、全体の特性向上を目指したアーキテ

クチャまでをも考えられる技術力も必要になる²⁴⁾。日本と諸外国の技術力の違いについては、「日本でアナログ回路設計ができるといってもオペアンプなど要素回路（パーツ）を作れるというレベルだが、米国の大学院の学生たちはパーツはもちろん、パーツを組み合わせたシステムを作れる。またアーキテクチャから設計できる力も持っている」との意見もある。実際の応用である電子機器の実現を意識したシステム的な思考を教育することが必要と考えられる。

(3)実験、実践の場の確保

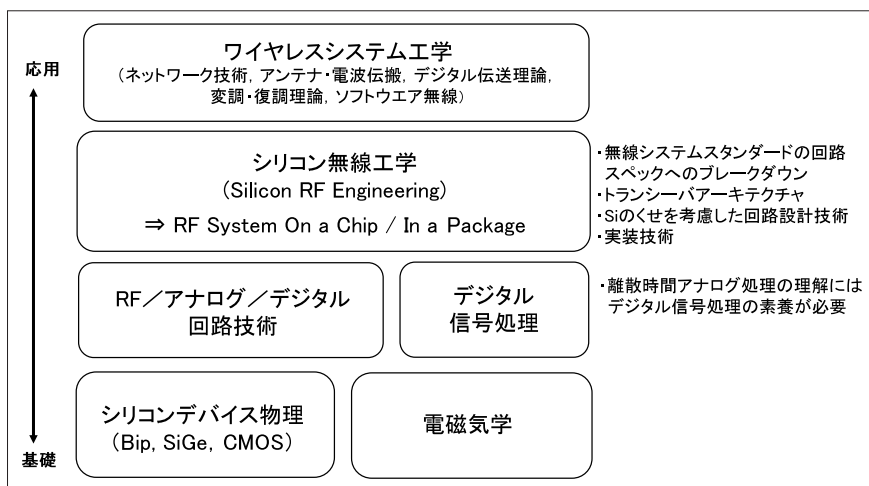
アナログ分野は総合力が必要であり、経験が生きる分野といえる。アナログ技術の習得には実践が大

切であり、実践を通して理論と組み合わせていくことで技術が研鑽される²⁵⁾。企業でも、座学で聞くだけでなく実験、実践中心の教育が必須である²⁶⁾。そのために、こうした実践教育が行える環境の充実が極めて重要となる。

SoC開発における「ものづくり」の概略フローは、図表9に示すように設計、チップ試作、チップ評価と順を追って進む。大学ではVDECの設置により設計段階での設計自動化ツールやチップ試作環境は着実に向上してきている。しかし、試作した先端アナログLSIを測定する段階で課題が残る。

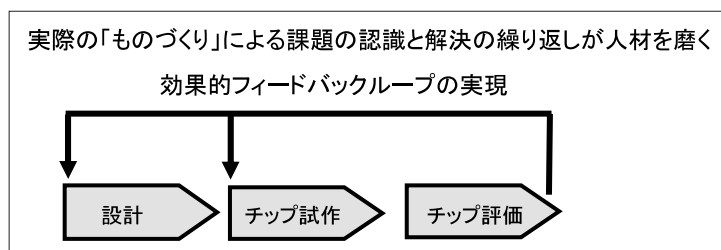
デジタル回路の場合には、設計段階の検証結果が製造後のLSIの良否に反映される。そのため設計

図表8 無線システム構築に不可欠な技術分野



会津大学 東原恒夫教授提供資料を科学技術動向研究センターで編集

図表9 SoC開発における「ものづくり」のフロー



での検証に力点を置くことで正常な LSI を得ることができ、デジタル LSI の技術は大きく進んできた。しかしアナログ回路は製造後の LSI の正当性の判断に波形を観測する必要がある。無線関係の回路では更に高度な測定が要求される。しかし、今まではアナログ回路に関する測定環境の整備は極めて限られていた。ISSCC などの論文採択基準では、回路の実動作結果を重要視している。VDEC によって多くの試作ができるようにはなったが、ISSCC での論文採択数が伸びない理由としては測定環境にボトルネックがありそうである。先端の測定機器は高価であるため一大学では所有が難しく、測定技術が高度化しており測定の習得も難しい。また、大学では測定という人的支援を継続して面倒を見れる教官も確保できていない現実もある。

(4)再教育の難しさ

今後必要とされるアナログ技術は、従来までのアナログ技術とは違うものである。例えば、旧アナログ技術が、アナログ製品のためのアナログ技術、TV や VTR 向けの主としてバイポーラで実現されたことに対し、新アナログ技術は、主としてデジタル製品のためのアナログ技術、デジタル記録、通信、ネットワーク向けの CMOS で実現されるなどである。

1997 年の ISSCC のパネル討論のテーマに次のものがある。「RF Designers are from Mars, Analog Designers are from Venus」

すなわち、1977 年時点ですでに、従来の RF / マイクロ波設計者とアナログ設計者の間には大きな違いがあることが認識されていた。従来の RF / マイクロ波回路設計者は化合物半導体をベースにし

た設計者であり、新時代のアナログ回路設計者はシリコン半導体をベースにしたアナログ設計者である。それぞれの所属する学会、話す言葉も見方も異なっている²⁷⁾。現在は、この 2 つの世界が CMOS という同じ土俵の上で融合しつつあり、相互の内容を熟知した設計が必要になっている。

バイポーラテクノロジーでのアナログ技術者を CMOS アナログ技術へ再教育しようとしても、現実的にはなかなか険しいものがある。双方のテクノロジーの違いによる回路の構成法が大きく異なるからである。バイポーラ回路を CMOS 回路に置き換えるだけでは、ばらつきやノイズで問題を起こす。CMOS 回路特有の回路構成の理解が必要になるため、古いアナログ技術で育った技術者は、新しいアナログのセンスについて来られない場合が多い²⁸⁾。

5 - 2

半導体微細化による 新課題への対応

図表 2 の例 (受信回路) で説明すると、ベースバンド側からフロントエンド側に向かってシリコン半導体化が、そして CMOS 化の波が押し寄せてきている。かつては、アナログ LSI は化合物半導体やバイポーラ技術を用い、デジタル LSI とは別々に製造され、プリント基板上に実装することで、所望の回路機能を実現していた。シリコン半導体に関して言うと、性能の観点からアナログ回路はバイポーラで実現するものであり MOS (Metal Oxide Semiconductor (CMOS もその一つ)) は性能が劣るから使えない、と認識されていた時期があった。しかし、シリコン半導体の微細化により、RF 回路部を CMOS 技術で構成して

も、受信感度を旧世代のバイポーラ並みまでに高められるようになり、携帯電話で必要とする特性が得られるようになった。それとともに CMOS の製造コスト低下への努力によって、アナ・デジ混載の SoC が盛んに設計・製造されるようになってきた。すでに、携帯電話の変調方式によっては、全てが CMOS で構成されているものもある。

シリコン半導体の微細化は、既にテクノロジーノード (ノード: 最小配線ピッチの 1/2) で 65nm の時代を迎えようとしている。微細化に伴う問題として消費電力の増加があるが、その対策として電源電圧を下げる工夫も進められている。そして今や電源電圧は 1V (ボルト) 以下になろうとしている。しかし、アナ・デジ混載の SoC においてアナログ回路部分はデジタル回路部分に比べ電源電圧を下げるのが難しい。そのため、これ以上の SoC 化が難しくなりつつあり、再度、アナログ部分を別チップ化する方法も含めて解決策が検討されている。CMOS プロセスの微細化に伴って、アナログ回路設計の難易度が飛躍的に高まってきており、さらなる研究開発が必要になっている。

5 - 3

デジタル回路の高速化に 必要なアナログ的思考

現在、電波の搬送波の周波数は数 GHz 帯域を扱い、そして LSI 内の信号伝搬速度も数 GHz が実現され、更に高速の動作を目指した開発も進められている。回路図に描かれている素子間の接続は低周波領域では抵抗値が無い配線と見なせるが、高周波領域では大きな抵抗として作用する。また高周波領域では、二本の平行な導体で、回路図に描かれていない寄生素子

(個々の導体の抵抗や、導体間に発生する浮遊容量、寄生インダクタンス、相互インダクタンスなど)の影響が無視できなくなる。ここでは、「分布定数回路」^{注8)}という考え方が必要になる。高周波化に伴って見えてくる事象例を示すと次の通りである²⁹⁾。

- ①信号ひずみや遅延の発生により、タイミングエラーや誤動作が引き起こされる
- ②デジタル信号もアナログ信号と同様に信号波形の品質が問われ、アナログ的な解析が必要になる
- ③電磁波が発生しやすくなる
- ④周波数が高くなればなるほど、線間距離が狭いほど、また並行配線の長さが長いほどクロストーク(信号の漏れ)が大きくなる
- ⑤導体の表面にしか電流が流れない表皮効果が現れ、高周波抵抗は何桁も高くなる

すなわち、これまでチップ間信号伝送で起こっていた問題が、チップ内でも発生することになり、これらの事象を考慮に入れた設計

■用語説明■

注8 分布定数回路:抵抗、容量やインダクタンス(コイル)などの回路素子が空間のある一点に集中しているとして回路設計を行える一般の電気回路(集中定数回路という)とは異なり、回路素子が空間的に分離できず全体的に分布していると考える。この場合には、伝送線路の長さや波長の関係や、伝送線路相互間の結合の有無などを十分把握し、各部分のレイアウトも考慮した設計が要求される。

が必要になっている。したがって、デジタルといえどもアナログ的思考がないと設計が不可能な事態が現れてきている。

現在、デジタルLSIの設計では、DFM(Design for Manufacturability)が大きな課題となっている。高周波動作時の電氣的な振る舞いに起因する諸問題の発生であり、その解決にアナログ技術の理解が必要になっている。

5 - 4

未整備な設計自動化ツール

アナログRFの設計での典型的なEDAツールの内容を米国のベンダーが提供している機能として示すと、システム・回路図入力、線形シミュレータ、ハーモニックバランス、HSPICEシミュレータ、

EMシミュレータ、対話型レイアウト、配置配線、対話型DRC(Design Rule Check)、寄生素子抽出などである。アナログ回路設計の設計自動化ツールは検証や対話設計が中心であり、自動化が進んだデジタル回路の設計とは大いに異なっている。

検証における今後の課題として、まず回路のモデル化が挙げられる。微細化に伴い、回路のモデルは、従来手法では実際の特徴を正確に表すことができない状況になっている。また従来はパッケージの開発段階で必要だった高周波環境のシミュレーションをLSIの設計の中で行うことが必要になってきている。新しい変化に応じて、新しいツールの整備拡充が必要になる。

6 アナログ技術力の向上策

過去、デジタル製品が大きく伸びる中で産業界はデジタル回路設計者を大量に要求し、ASIC(Application Specific Integrated Circuits)に代表されるようなデジタルLSI設計技術者を養成してきた。大学でもVDEC(VLSI Design and Education Center)が設立され、デジタル回路の設計者支援が充実した。しかし今、デジタル回路だけでは製品の優位性、付加価値の確保が難しい時代になってきた。また高速なデジタル回路の実現のためにも、新しい意味でアナログ技術は重要な役割を演じはじめている。今後の我が国の

半導体の付加価値の向上、すなわち質の向上に対して、アナログ技術が大きく貢献することは間違いない。以下では、半導体の質の向上を視点としたアナログ技術力の向上策について述べていきたい。

6 - 1

教育と研究の強化 (産学に向けた提言)

(1)新アナログ技術の認識

半導体設計において、付加価値が、アーキテクチャや知財などの上流か、もしくは物理レベルで高度な課題を解決する下流に分か

れてきている。時間と工数だけを問題とする中間的な仕事は次第に付加価値を失ってきている。グローバルな競争に勝つためには、付加価値の高い(または、高くする)仕事ができる人材が必要である。付加価値の源泉の一つはアナログ技術にあるが、この強化の第一歩は、現在必要とされているアナログ技術は今までのアナログ技術とは違うことを認識することである。産業界でもこのことに気づいている経営幹部はまだ少なく、再教育の必要性があまり認識されていない。次に、この認識が成された上で新たな人材開発とと

もに技術者の再教育のためのプログラムを確立することである。このためには産学が一体となって教育プログラムや教材作成の増強に取り組むことが必要である。これに関する動きとして、前記した STARC のアナログ RF 教科書作りがある。

(2)教育対象者に応じた教育の実施

人材育成では、裾野の拡大とトップクラスの育成を分けて推進すべきである。

裾野を広げるための人材教育では、まずはより多くの研究者、技術者候補に対して、基礎的な知識の取得だけでなく実験・実習を通じて、理解を深める機会を与えることである。基礎から応用までの幅広い教育が必要になるが、大学ではまず基礎教育の徹底が必要である。そのうえで大学においても開発ターゲットを設定し、それに向けた要素技術、システム化の研究・開発が必要である。こうした教育を進めていく上で、大学と産業界との積極的な連携は重要である。産業界とともに最新 SoC 開発の現場での課題をいかに解決するかを研究する中で先端的なアイデアと実現法が磨かれるからである。

より大きな問題はトップクラス人材の育成である。一つの専門分野だけでなく幾つかの技術分野や経営に必要な知識や経験を積ませる必要があるため、一般的な教育プログラムを作成することは困難である。しかしながらこれを怠ると、将来的に日本全体の優位性を喪失することになる。今後、産学で連携して論議を深めていく必要があるだろう。

(3)デジタル技術者へのアナログ技術の教育

5 - 3 で述べたようにデジタル回路の高速化にもアナログ的思考が益々重要になろう。今までの設計自動化ツールに依存しているだ

けでは既に開発が難しい段階に入っている。発生する設計課題を完全自動で解決するほどツールは完璧ではなく、電気的な特性の理解に精通した設計者の入る部分が多分にある。デジタル技術者にアナログの基礎技術を身につけさせることで、アナログとデジタル技術を共に理解した人材を育成し、我が国の半導体の付加価値、質の向上を図るべきである。

(4)大学の研究への期待

アナログ技術領域は、設備の優劣ではなく、研究者や技術者の能力で勝負する世界である。世界トップクラスのアナログ集積回路国際学会では、欧米の大学から多くの傑出した発表がでている³⁰⁾。また諸外国では大学発のベンチャーも成功している。理論と実践の組み合わせにより、技術の習得はもちろん、それを発展させる研究スタイルや問題への取り組み方をつかむことが必要であり、大学が大いに活躍できる領域である。そして今、日本でも、企業での高度な専門知識を有する技術者が大学に移籍してきており、実際の開発経験に基づいた先端技術研究への下地も整いつつある。

6 - 2

ノウハウの設計自動化ツール化 (大学に向けた提言)

ノウハウの設計自動化ツール化は、研究成果の具体的な資産化である。これらのツールは、大学での研究開発の現場や産業界での具体的な開発現場での使用を通して向上させ、このプロセスを人材育成にもつなげるべきである。設計自動化ツールの開発は高価な製造設備は不要であり、アイデアで勝負できる領域である。先端的な設計自動化ツールの開発は、まず理論から入らなければならない。こ

の意味からも大学でのアクティビティに向く研究開発領域であり、大学での積極的な取り組みを期待したい。SPICE シミュレータも米国の大学から生まれたツールである。以下では、特に期待する具体的アウトプットを示す。

(1)高周波環境のシミュレータの研究開発

LSI は高速動作の追求により、従来のパッケージ、ボードレベルの実装設計に近い設計レベルを要求してきている。アナログ回路の設計技術力を強化するために、高精度で高速なシミュレータの開発を期待したい。

(2)最先端モデリング手法の研究開発

LSI 設計における回路シミュレーションではトランジスタモデルが如何に高精度に現実の電気的特性を表現できるかが鍵になる。従来モデルでは回路のモデルが実際の LSI の測定結果と一致しなくなりつつあり、90nm 以降の微細化プロセスへの対応で限界が見えてきている。広島大学では HiSIM という次世代 MOSFET モデルを研究開発し、CMC (Compact Model Council) における次世代標準 MOSFET モデル選定において最終選考候補に残り、その優秀さが世界的に認知された³¹⁾。こうしたモデルの研究開発は、今後、大学での一層の研究開発を期待したい。

(3)デジタル技術者へのアナログ的 設計支援の研究開発

デジタル回路の設計自動化ツールは高度化しているが、アナログ的思考が必要な回路設計の整備は未だ不十分な状態である。解析ツールを始めとした支援ツールの研究開発をいち早く進めることで LSI 製品の優位性が確保できるであろう。そしてアナログとデジタルの融合領域で活躍できる技術者

層を厚くできる。この領域の研究も大学に期待したい。

6 - 3

測定環境の充実 (産官学に向けた提言)

測定環境の向上への対応策として、大学、企業の技術者が共用できる測定環境と支援（これを測定サービスと呼ぶ）を提供するセンターの設置を提言したい。このことで測定がボトルネックになって

いる問題を解消し、図表9で示した実践の効果を生かすフィードバックを効果的に回すべきである。継続した運用のためには、新しい測定器の充当とともに、それら設備のサポート、保守、講習などの人的支援が伴われるべきである。この測定サービスは大学、企業を問わず開かれた形態で提供されることが必要である。ここでは、評価技術講座のような基礎教育も合わせて拡充すべきである。すでに政府や地方自治体の資金によりア

ナ・デジ混載 SoC に向けた測定器が配備されている大学では、オープン化と人的支援の拡充が必要である。測定センター機能をもつ拠点を複数地域の大学（または研究拠点）に設け、日本全体としての底上げを図るべきである。ここではアナログ技術者をはじめ先端的な LSI 開発技術者が集い、互いのコミュニケーションにより人材育成ができる場が期待できる。

7 おわりに

本稿では、今後のユビキタス化に重要な役割を演じるワイヤレス通信の基盤であり、また新時代のアナログ技術が必要とされる、CMOS アナログ RF の SoC を中心にして、アナログ技術の動向と人材育成の重要性について述べた。今後の改善のために、教育の強化、ノウハウの設計自動化ツール化、そして実践の場作りとしての測定環境の充実が求められる。

デジタル回路でも、スーパーコンピュータ、デジタル家電、自動車用 LSI 等での最先端の高速 LSI 開発は限界への挑戦が余儀なくされており、アナログ技術が果たす役割は益々重要になっていくであろう。本稿では触れなかったが、電源回路も技術的および産業的に重要なアナログ技術領域であり、今後も研究開発が必要とされる。アナログ技術領域は、我が国の半導体製品の「質の向上」を期待できる領域であり、今後、一層の強化が必要であると考えられる。

謝 辞

本稿の執筆にあたって、東京工業大学 大学院理工学研究科 松澤昭教授には、全般にわたって貴重なご意見ならびに資料の提供を頂きました。群馬大学 工学部電

気電子工学科 小林春夫教授、(株)半導体理工学研究センター研究推進部 加沼 安喜良教育推進室長、益子耕一郎上級研究員、(株)ジーダット 中村弘氏、アジレント・テクノロジ(株)電子計測本部 多田和照氏、NEC エレクトロニクス(株)経営企画部 平田雅規氏からは貴重な資料とご助言を頂きました。(株)半導体理工学研究センター下東勝博社長、会津大学 東原恒夫教授、武蔵工業大学 工学部電子通信工学科 堀田正生教授、(株)東芝 研究開発センター 板倉哲朗研究主幹にも貴重な資料の提供を頂きました。関係の皆様には厚く御礼申し上げます。

参考資料

- 1) アナログデジタル変換 (日刊工業新聞社 樋口龍雄)
- 2) 電子回路の基礎 (コロナ社 竹村裕夫)
- 3) アナログ回路を技術者をどう育てるか? (2006.9 ソサイエティ大会パネル 堀田正生)
- 4) アナログ回路技術者育成に必要な大学教育とは (2006.9 ソサイエティ大会パネル 兵庫明)
- 5) LSI 設計者のための CMOS アナログ回路入門 (CQ 出版社 谷口研二)

- 6) 半導体産業の国際競争力回復に向けた方策 (2006.5 日本政策投資銀行 調査第90号)
- 7) 電子機器とシステム LSI (2005 システム LSI 技術大全 松澤昭)
- 8) Technology in the Internet Age (Dennis D. Buss, ISSCC 2002 Session1. 1)
- 9) 日経マイクロデバイス (2006.11 p76)
- 10) http://www.starc.jp/about/news/STARNews_No29.pdf
- 11) 誰が技術者を育成するか (MATLAB EXPO 2005、2005.12 松澤昭)
- 12) 2006 年秋季半導体市場予測 (WSTS: 世界半導体市場統計): http://www.ednjapan.com/content/l_news/2006/11/l_news061101_0301.html
- 13) http://bwrc.eecs.berkeley.edu/Research/RF/ogre_project/
- 14) Trends of the wireless semiconductor industry (Minattec CrossRoads 2006)
- 15) Research programs for LETI (L Malier)
- 16) Development of National System-on-Chip (NSoC) Program in Taiwan (Che-Yen Chang, Wei Hwang)
- 17) LSI 開発拠点に変貌する台湾技術

- 者の育成に総力を結集 (2005. 12. 5 日経エレクトロニクス)
- 18) 6th RF Integrated Circuit Technology Workshop
- 19) 「VLSI 設計教育の今後」産業界による設計教育支援活動 (2006. 3 電子情報通信学会総合大会加沼安喜良)
- 20) 群馬大学アナログ集積回路研究会：
<http://www.ccr.gunma-u.ac.jp/News/200312/News2003120303.html>
- 21) アナログ技術情報ネットワーク：
<http://www.analog-technology.com/university.html>
- 22) 技術戦略マップ 2006 (2006. 4 経済産業省)
- 23) 国際化への対応を迫られるアナログ技術者 (EDN Japan 2006. 12. 21)：
http://www.ednjapan.com/content/issue/2006/12/globalreport04_01.htm
- 24) 望まれるアナログ回路技術者像 (2006. 9 ソサイエティ大会パネル板倉哲朗)
- 25) アナログ回路技術者をどう育てるか? (2006. 9 ソサイエティ大会パネル 小林春夫)
- 26) アナログ技術者をどう育成するのか? (2006. 9 ソサイエティ大会パネル 道正志郎)
- 27) 高周波 RF CMOS アナログ回路の設計技術と開発事例及び今後の展望 (2006. 10 東原恒夫)
- 28) アナログ新時代とベンチャー企業及び大学 (2006. 4 日本半導体ベンチャー協会誌 松澤昭)
- 29) アナ/デジ高周波回路と実装設計の勘どころ (日刊工業新聞社発行 長谷川弘)
- 30) 電子機器の進化を支えるアナログ技術、その人材育成 (2006. 9 2006 東京国際デジタル会議 小林春夫)
- 31) http://www.starc.jp/about/news/STARNews_No28.pdf (p. 12 - 13)

執筆者



情報・通信ユニット

野村 稔

科学技術動向研究センター

<http://www.nistep.go.jp/index-j.html>



企業にてコンピュータ設計用 CAD の研究開発、ハイ・パフォーマンス・コンピューティング領域、ユビキタス領域のビジネス開発に従事後、現職。スーパーコンピュータ、LSI 設計技術等、情報通信分野での科学技術動向に興味を持つ。

高純度シリコン原料技術の開発動向

—太陽電池用シリコンの革新的製造プロセスへの期待—

河本 洋 奥和田 久美
ナノテクノロジー・材料ユニット

1 はじめに

太陽光エネルギーは、世界の一次エネルギーの多くの部分を賄うる可能性を有しており、化石燃料代替としてのクリーンエネルギーのひとつとして期待されてきたが、これまではシステムの経済性が普及拡大の大きな障害となっていた。しかし、化石燃料の可採掘年数が有限で高価格化傾向にあることや世界的に環境負荷を低減するシステムの導入が推進されている背景¹⁾から、太陽光発電の重要性は年毎に増している。過去10年間、全世界の太陽電池システムの年間生産量は30～35%を超える勢いで増加し、2005年には発電容量で約1.7GWに達した²⁾。その結果、現在、高純度シリコン原料の供給不足が生じている。今後はこれまで以上に高い伸び率で、太陽電池システムの導入拡大が予想されている³⁾。

現時点での太陽光発電エネルギーは化石燃料によるエネルギーと比較して、数倍も高価である。設置費用のうちで太陽電池セル価格の占める割合は年々増加し⁴⁾、費用の50%以上を占める太陽電池セルの低コスト化は太陽光エネルギーの利用拡大に不可欠と言われてきた。セルに占めるシリコン原料のコストは約20%と言われており、原料不足に起因するセル価格の上昇を防止することは大きな課題である。

「第3期科学技術基本計画」におけるナノテクノロジー・材料分野の研究開発課題でも、太陽電池などにおいて革新的材料を開発して飛躍的に発電効率を上げることによるエネルギー利用の大幅な高効率化を目指すとされている。材料の実用化プロセス技術を開発するために、ナノスケールにおいて

材料の組織、構造、界面を制御する技術を確立することも掲げられている⁵⁾。また、ナノエレクトロニクス領域では、10年後までの半導体などのデバイス技術は、シリコンを中心とした技術のさらなる高機能化を実現することが、急速な情報化社会の進展の鍵であるとされている。

本稿では、太陽電池用シリコンの背景と開発動向を紹介し、高純度シリコンの供給状況や、高純度化プロセス技術の現状について述べる。また、シリコン原料不足に対する対応策としての原料製造プロセス技術の開発状況を紹介します。今後期待される材料科学的解明あるいは革新的なプロセス技術開発の可能性とその推進組織について提言したい。

2 多結晶シリコン系太陽電池が注目される理由

2-1

太陽光発電の急速な拡大

環境問題を重要視する欧州をはじめ、世界的に太陽光発電の普及が急速に進んでいる^{1, 6, 7)}。米国においてはエネルギー安全保障などの観点からも太陽光発電を重視する傾向が見られる。2004年度に

は世界の太陽電池システムの発電量が1.2GWに達し、さらに2005年には1.7GWに達したと予想されており、普及率では現在はドイツが世界のトップになっている。ドイツでは「再生可能エネルギー法」と「10万軒の屋根計画」に基づき、従来の3～4倍のコストで買電する補助金制度によって太陽光発電ブームが喚起されたため

ある^{1, 8)}。

2004年の世界の太陽電池システムの総生産量は前年比伸び率で約60%と大幅に伸長した。システムの国別生産量は日本では0.6GW、欧州では0.3GW、米国では0.14GWであり、日本と欧州の伸びが顕著になっている⁹⁾。欧州再生可能エネルギー委員会による Renewable Energy Scenario to

2040 では、世界の総発電量に占める太陽光発電の割合は、2010 年に 0.1%、2020 年に 1.1%、2030 年に 8.3% に拡大すると予測されている³⁾。

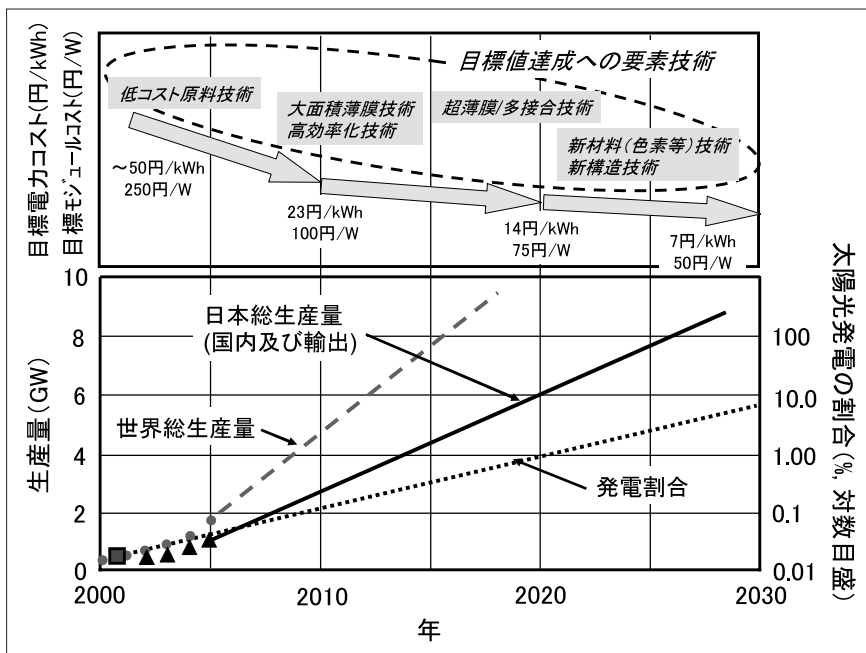
図表 1 に、(独) 新エネルギー・産業技術総合開発機構 (NEDO) が作成した、世界の太陽電池モジュールの生産実績および予測と発電コストの視点からの太陽光発電ロードマップを示す^{2, 10, 11)}。ここで

は、2030 年までに累積導入量を 100GW、全電力に占める太陽光発電量を 10% と想定している。

現在の太陽電池モジュール市場の約 95% はシリコンを原料とする太陽電池で占められており、そのうち、約 60% はバルク結晶シリコンとされる多結晶シリコン、約 30% は単結晶シリコンを用いた太陽電池である^{9, 12)}。ここ 3 年間はほぼ同程度のシェアで市場は

推移しており、当分の間はこの傾向が続くと予想されている。太陽光発電システムの普及拡大のためには、太陽光発電システムのコストの約 60% を占める太陽電池モジュールのコストを低減する必要があり、そのためには、モジュールのコストの約 20% を占めるシリコン原料のコストを低減することが課題となっている。モジュール製造コストを大幅に低減する技術開発が重要課題になっており、シリコン原料の安定供給も重要である。しかし、今の状況の延長では、シリコン原料のコスト低減どころか、シリコンの供給不足が太陽電池の普及を制限することになると推測される。

図表 1 世界の太陽電池モジュールの生産実績及び今後の予測と発電コストの視点からの太陽光発電ロードマップ



(独) 新エネルギー・産業技術総合開発機構 (NEDO) による
参考文献^{2, 10, 11)} を基に科学技術動向研究センターで再構成

2 - 2 各種太陽電池の材料別の発電効率と課題

太陽電池を材料で分類すると、シリコン系、化合物半導体系、有機系に大別できる。図表 2 に各種太陽電池モジュールの変換効率と主な特徴または課題を一覧し、それぞれの技術の現状を以下に要約する^{9, 10, 13)}。

図表 2 各種太陽電池モジュールの変換効率と特徴または課題

代表的種類		生産量 (2003 年)	発電効率 (モジュール、%)		主な特徴または課題
			現状	2030 年目標 (NEDO)	
シリコン系	多結晶	61	13 ~ 17	22	● 大量生産向きの豊富な使用実績
	バルク型 単結晶	27	16 ~ 18	—	● 高い変換効率
	リボン	1	16	—	● スライス工程不要
	薄膜型 (アモルファス、結晶)	4	7 ~ 12	—	● 低温、大面積、多層製膜が可能 ● 低コスト化の可能性保持
化合物半導体系	単結晶型 (GaAs 系)	—	30 ~ 40	—	● 高い変換効率を有するが高コスト ● 環境負荷物質を含む
	多結晶型 (CIGS、CdTe)	1	13	18	● In 資源の確保と消費量削減または In の代替元素探索が必要 ● システムの信頼性の向上が必要
有機系	色素増感型	—	6	15	● 真空および高温プロセスが不要
	有機薄膜型	—	4	—	● 低コスト化の可能性保持 ● 研究開発段階

※リボンとは、シリコン融液から表面張力を利用して直接シリコン薄板を製造したものを指す (ストリングリボン法)。厚さは 100nm から数百 μm 程度。
参考文献^{9, 10, 13)} を基に科学技術動向研究センターで再構成

(1)バルク型シリコン系

シリコン系太陽電池は、シリコン (Si) の結晶の状態やデバイス構造によって、バルク型、薄膜型、単結晶型、多結晶型などに分類される。これらの中で現在の生産量の大部分を占めているのはバルク型シリコン系太陽電池であり、当面、この状況が続くと予想されている。単結晶型では16～18%、多結晶型では13～17%の発電効率が得られている。

太陽電池用のシリコンは、高純度とは言っても半導体グレードに比べれば数桁低い純度の材料で形成されているため、従来は半導体用のオフグレード品などが使われてきた。しかし、太陽電池には半導体チップに比べて大量のシリコンが必要であり、最近の急激な需要増加に対応するため、当初から太陽電池グレードを目指したシリコンの生産が増加しつつある。また、シリコン需要の拡大に対応するため、低コスト原料製造プロセスの開発も注目されている。特に量を必要とするバルク型太陽電池では、モジュールコストに占める材料費の割合が高く、原料を少しでも節約するために、結晶を薄型にすること(100 μm から50 μm へ)やスライス加工時の切削屑低減を目指した技術開発も進められている。

(2)薄膜型シリコン系

薄膜型の太陽電池は、基板上に薄膜のシリコンを体積させたものである。原料消費量が少なくすむため、将来的には大量生産向きの低コスト太陽電池と位置づけられている。しかし、結晶質のシリコンの薄膜を形成した場合でも、現状技術では発電効率がバルク型シリコンに比べてかなり低い。薄膜がアモルファス(非晶質)の場合には、低温で形成でき基板の選択が広がるが、発電効率はさらに

低く7～10%である。したがって、これらの太陽電池で発電コストを低減するには、発電効率の向上が重要な鍵となっている。発電効率が向上していけば、原料消費量のメリットから、薄膜系も主流になっていく可能性はある。

(3)化合物半導体系および有機系

化合物半導体系および有機系太陽電池は、次世代の太陽電池として期待されて、研究開発が進められ、一部、実用化もされている。しかし、これらがシリコン系に代わって主流になることは当面考えられない。

化合物半導体は理論上ではシリコンより高効率発電が可能であると考えられて、研究開発が進められている。例えば、CIGS (Cu-In-Ga-Se)化合物薄膜系太陽電池では、多結晶薄膜材料で13%を超える効率が達成されていること、バンドギャップを組成によって変化させることができることなどの利点を有する。しかし、インジウム (In) は希少であるなど原材料供給とコストの課題が、基本的には解決できない。GaAs化合物薄膜系太陽電池も開発されているが、原材料の供給とともに、砒素 (As) の大量使用は、将来、環境面で問題を抱える懸念がある。現在は、これらの化合物半導体系太陽電池も増産されている状況ではあるが、いずれは特殊用途を目指すことになると考えられる。

原材料コストが圧倒的に低い有機系は、高効率発電は狙えないが、低コストの太陽電池として、あるいはウェアラブルなどの応用が期待されている。有機色素増感型太陽電池では10%を超える発電効率が報告されており、将来の低コスト太陽電池としての期待が高い。しかし、今のところは、屋外でのモジュール効率、安定性、寿命、信頼性などが課題となって実用化

は進んでいない。

また、量子ドットによるシングル接合を基本としない太陽電池は、理論上では60%もの圧倒的に高効率の発電を目指せると考えられ、ナノテクノロジーの分野では注目研究のひとつである。しかし、研究が始まったばかりの段階である。

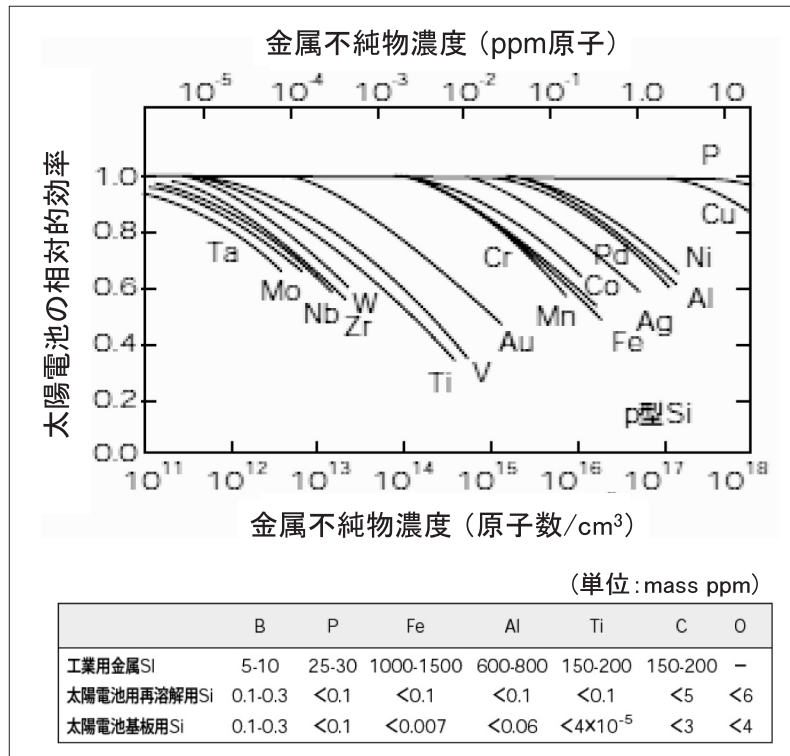
2 - 3

シリコン系太陽電池の 発電性能と不純物濃度の関係

太陽電池用シリコン(純度99.99999%)は半導体グレード(純度99.999999999%)に比べれば純度が低いが、太陽電池の発電効率はシリコン原料に含まれる不純物量により大きく影響する。むしろ太陽電池用シリコンでは、効率とコストの兼ね合いで、どこまで不純物量を許容できるかを見極める必要がある。シリコン原料の不純物量の許容指針は、セルおよびモジュール作製プロセスとの関連性から、原料メーカーごとに異なっているのが現状である。

図表3に単結晶シリコン系太陽電池の性能に及ぼす各種不純物の影響と各種シリコン原材料中の不純物濃度を示す^{14～16)}。鉄、アルミニウム、チタンなど多くの金属不純物量がppmオーダー以下で発電性能に敏感に影響を及ぼすため、それらの量の限界値を把握することが重要である。不純物は結晶粒界や結晶欠陥と複雑に絡み合っており電気的特性を決めていると考えられている。しかし、結晶粒界や結晶内に存在する不純物の挙動が電池特性へ及ぼす影響については、必ずしも十分に解明されているとは言えない¹⁷⁾。高効率で低コストのシリコン系太陽電池を実現するためには、これらを明らかにすることが必要である。

図表3 単結晶シリコン系太陽電池の性能に及ぼす各種不純物の影響と各種シリコン原材料中の不純物濃度



参考文献¹⁴⁻¹⁶より転載

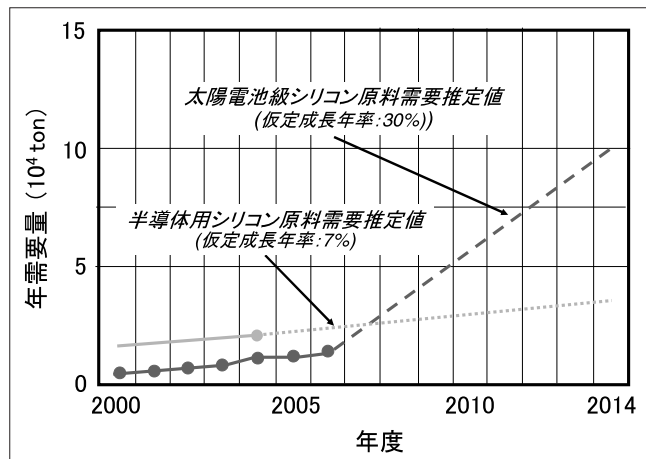
3 高純度シリコンの需要予測

最近の太陽電池生産量の大幅な増加に伴い、主原料である高純度シリコンの需要が急激に伸びており、現在は高純度シリコンの不足が顕在化している。これには、かつて半導体用の高純度シリコンの不足に直面した際に、各原料メーカーが製造設備を増設して過剰な設備を抱えたという経緯があったため、現在も各メーカーは設備増強に対して慎重であることが影響している。シリコン系太陽電池の事業は、シリコン原料、インゴットおよびウェハ、セル、モジュール、システムの5業種から構成されているが、後工程になるほど生産能力規模が大きいという生産能力のアンバランスがある。また、後工程と比較して前工程のほうが同一の生産能力に対する設備投資が高額になること、設備の建設から稼働までに長期間を要することなども、現在のシリコン原料不足の要因になっていると考えられる¹⁸⁾。

高純度シリコンの世界総供給量の試算を図表4に示す^{2, 18, 19)}。この図では2005年までの年生産量は実績（または実績予想値）であり、一方、2006年以降の年生産量は太陽電池用および半導体用シリコン需要の伸びを仮定して算出している。当面、半導体用シリコンの需要の伸びは平均年率7%、太

陽電池用シリコンの需要の伸びは年率30~35%になると予測されている。この図によれば、2007年には太陽電池用シリコンの生産量が半導体用を上回ることになる。太陽電池用シリコンの原料供給メーカーは、現在、世界で10社（日本、米国、ドイツ）があり、上位4社は半導体ウェハのメーカーで

図表4 高純度シリコン原料の世界総需要予測



参考文献^{2, 18, 19)}の資料を再構成し、成長率を仮定して年生産量を算出した

もある。今後2年程度は、これら10社合計でも原料供給は確実に不足する。さらに今後数年間は、半導体用と太陽電池用の総需要が全世界の高純度シリコンの生産能力を上回り続ける可能性が強く、シリコン不足が太陽電池普及の足か

せになることが懸念されている。数年後には世界の需給バランスは安定する方向に向かうと思われるが、その時には業界の状況は一変している可能性がある。日本はこれまで半導体用シリコンで優位を占めてきたが、今後、高純度シ

リコンの総需要から考えれば、半導体用は特殊品となっていく。太陽電池用が主な用途となっていくなかで、太陽電池用シリコンでも日本が優位に立てるかどうかはわからない。

4 太陽電池用シリコンの高純度化プロセス技術

4 - 1

シリコン原料製造プロセス技術の開発状況

図表5に太陽電池用シリコンの高純度化プロセス技術を、開発途上の製造プロセス技術も含めて示す^{19,20)}。この図には各プロセス技術に関する国内の特許出願状況も合わせて示している。

シリコン原料の高純度化プロセス技術を大別すると化学的方法と冶金学的方法があり、現状の原料製造プロセスの主流は化学的方法で、トリクロロシラン (SiCl₃) の精製繰り返しプロセス (シーメンズ法) である。これは、珪砂 (シリカ: SiO₂) を還元して低純度シリコンを作ることから始まり、シ

リコンを塩酸と反応させてトリクロロシランと呼ばれる液体を得て、蒸留と精製により不純物を除去して高純度に精製したトリクロロシランと水素とを高温下で反応させて高純度シリコンを析出させる方法である。この精製過程では多量の電力エネルギーを必要とする。

4 - 2

シリコン原料不足に対する対応策の方向性

太陽電池用の高純度シリコンの不足に対する対応策としては、図表6に示すように、当面の方向としては従来のセル技術が踏襲されることが前提になっているため、設備の増強とともに、新たな製造プロセス技術を開発および導入し

て生産量を増大する努力が精力的に行われていく。長期的には、新構造のセル技術によって高効率を目指す開発も同時に進められる。大きな方針としては、使用量の削減対策と原料の増産対策の2つの方向性がある。

(1)シリコンの使用量低減

材料技術の見直しによる発電効率の向上と新構造のセル技術によって、発電量当たりのシリコン使用量を少しでも低減しようとする方法に対して、今後は従来以上の注力がなされていくようになる。前述したように、シリコン使用量低減の面からは単結晶や薄膜状態でシリコンを用いることが望ましいが、コストは高くなる。そのほかには、例えば、熔融シリコン

図表5 太陽電池用シリコン原料の高純度化プロセス技術と特許出願状況

基本アプローチ	特徴 (2次原料媒体)	製造プロセス	特許出願件数 (1996/1 ~ 2006/3)	代表的企業	開発状況
冶金学的アプローチ	●単純な工程 ●安価	熔融シリコン精製法	25	JFE スチール 新日鉄 Elkem Solar Crystal Systems Dow Corning	●基礎技術確立 ●大型技術実証段階
化学的アプローチ	●複雑な工程 ●高純度	SiHCl ₃	改良シーメンズ法	1	
			VLD 法	—	Wacker
		SiH ₄	流動床法	—	トクヤマ
			シリコンチューブ内法	—	Wacker
SiCl ₄	亜鉛還元法	10	REC Joint Solar チッソ	—	

※ VLD (Vapor to Liquid Deposition) 法: シリコン融液析出方法

国内特許検索は特許庁の検索システムで行い、「シリコン」、「高純度」、「太陽電池」のキーワードで1996年からの出願総計65件を抽出し、冶金学および化学的アプローチによる高純度化プロセス技術に関するものを36件選択した。なお、特許出願人と代表的企業名は必ずしも参考文献^{19,20)}を基にして科学技術動向研究センターで作成

から球状シリコンを作製し、この球状シリコンと反射鏡兼電極とを組み合わせた新構造セルを採用してシリコン使用量を大幅に低減するセル技術の開発が進められている^{21, 22)}。さらに、単結晶を用いた両面受光型セルを用いて発電出力を増大させる開発例もある²³⁾。

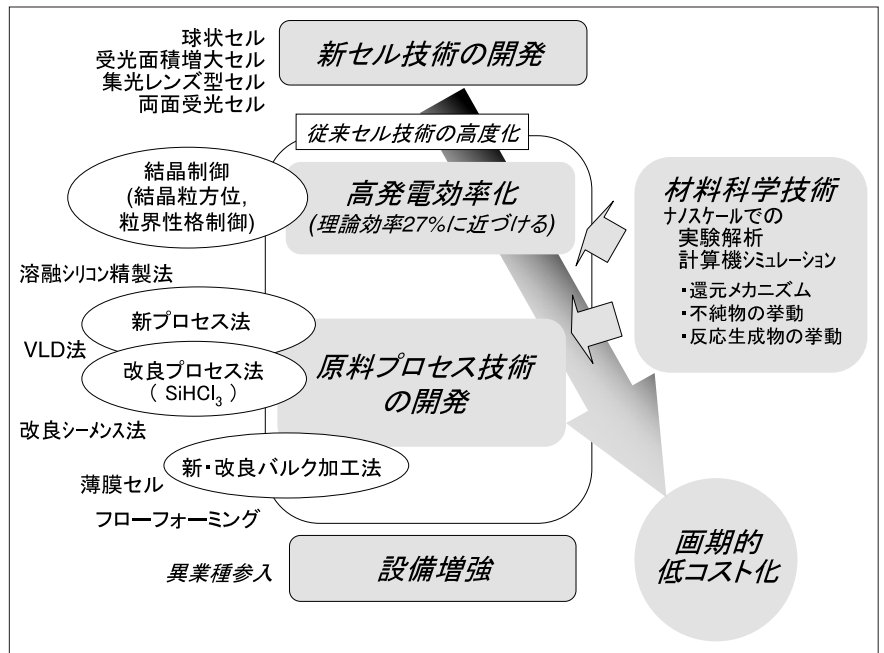
また、新しい加工方法の開発により、加工プロセスの工程での原料の無駄を減らすことでの使用量削減も試みられている¹⁸⁾。シリコン・インゴットの加工の際、細いワイヤの使用によってウェハを薄型化して、シリコン原料の使用量を少なくする製法、シリコン融液の表面張力を利用して、原料から直接的にシリコンのリボン状ウェハにする製法などの開発がなされている。その他に、フィルム・フローフォーミングという方法でウェハ化する方法も開発されている。

(2)原料製造プロセスの改良および新開発によるシリコン原料の増産

現在用いられている製造プロセスの主流であるシーメンズ法の改良としては、トリクロロシランの精製効率を上げて精製の繰り返し数を少なくする方法で時間当たりの生産量を増やす試みや、最終的な高純度シリコンの析出効率を向上させる努力がなされている。しかし、シーメンズ法は過去約30年用いられてきた方法で、その間にも多くの改良は行なわれてきており、今後、この方法において画期的に精製効率上がることは期待しにくい。

新たな製造プロセスの候補と

図表6 多結晶シリコン原料の不足に対する対応策



しては、VLD (Vapor to Liquid Deposition) 法や溶融シリコン精製法がある。VLD 法は、トリクロロシランを水素と共に 1,500℃ に過熱したグラファイト筒に注入し、析出したシリコンの融液を連続的に得る方法であり、従来のシーメンズ法に比べてシリコンの析出速度が速く、高効率でのシリコン原料製造が可能となると考えられている^{17, 19)}。

一方、溶融シリコン精製法は、冶金学的アプローチを応用してシリコンの不純物濃度を低くするという金属精錬技術を用いる方法である。半導体用には用いられない技術であるが、太陽電池グレードであれば適用の可能性はある。従来とは違った分野でのアプローチであるため異業種の参入も考えられるだけでなく、化学的アプ

ローチに比べると小規模の設備 (100ton 程度) でも作製できるという利点を有する。NEDO プロジェクトで開発された技術として、純度 99% の金属シリコンを出発原料として、原料に含有される不純物元素を除去して太陽電池用の高純度シリコンを製造する冶金学的製造プロセスがある。この方法では、凝固精製を 2 回行い、第 1 工程では高真空下で黒鉛容器を用いてリンを除去した後、鉄、アルミニウム、チタンなどの 1 回目の凝固精製を行う。得られたインゴットの不純物濃縮部を切断除去後、破碎および洗浄を行い、第 2 工程ではプラズマ溶解炉でホウ素、リンを水蒸気添加で酸化除去して、鉄、アルミニウム、チタンなどの第 2 回目の凝固仕上げ精製を行う^{17, 20, 21)}。

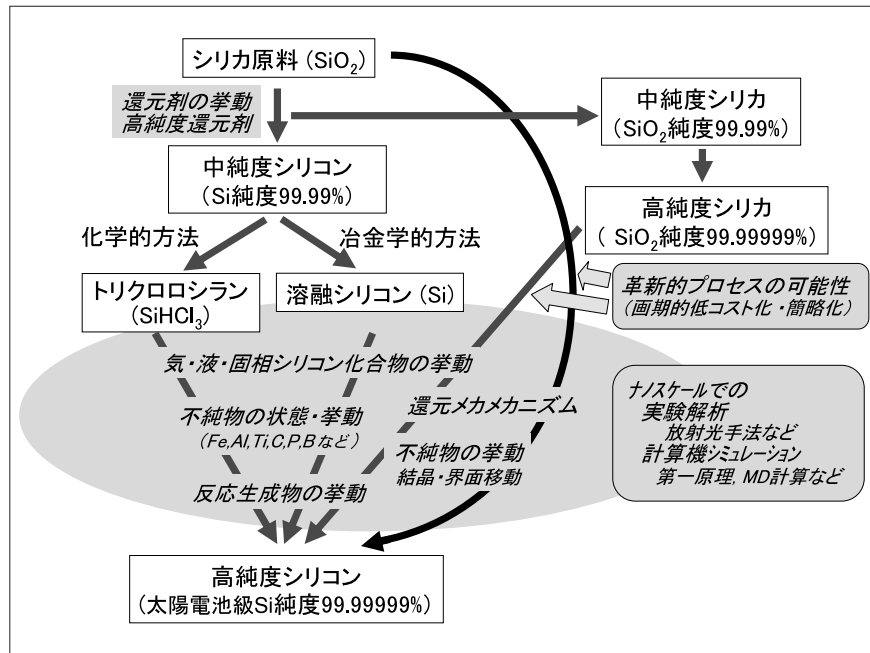
5 シリコン原料の高純度化に関して今後期待される材料科学技術

図表 7 に、シリコンに含有される不純物の挙動解明へ向けたナノスケールでのアプローチに関して、今後の可能性を示す。原料であるシリカから太陽電池用のシ

リコン (純度 99.99999%) に至る過程を途中の生成物を通して示した。以下に示すように、太陽電池用として不純物の結晶や粒界における挙動を解析するという目的か

ら、ナノスケールでの実験解析や計算機シミュレーションに対して従来以上に注力する必要があると考えられる。しかし日本では、従来の太陽電池の研究開発はデバ

図表7 シリコンに含有される不純物の挙動解明へ向けてのナノスケールのアプローチ



さらに還元剤としてのカーボンがシリコンの結晶内や結晶間にどのような状態で残留するかも追及する必要がある。

前述した冶金学的プロセスにおける金属不純物の除去方法の研究では、シリコンの固相と液相間での偏析係数が小さい金属元素（例えば、鉄、アルミニウム、チタンなど）を一方向凝固法で液相側に排出除去する原理を応用している。これらの偏析係数が小さい金属元素は、2 - 3節で示したように特に取り除きたい金属不純物である。また、リンの除去では、電子ビーム真空溶解法で行い、シリコン溶融表面を局所加熱してリンを優先的に蒸発させる。ホウ素および炭素の除去は、水蒸気添加プラズマ溶解法によって、水蒸気の酸素とボロンおよび炭素を酸化反応させて除去する。

特に、多結晶シリコンには粒界（結晶と結晶の境界）があるため、単結晶の場合より、不純物が関与する粒界での結晶欠陥や複数の不純物元素が絡んだ複雑なマイクロ構造を形成しやすく、このことが不純物の性能への限界量を単純に決めることを困難にしている。また、単結晶の場合でも、不純物がひとつの結晶中でどのように分布し、どのような化学状態で存在しているかを明らかにすることが必要である。今後の高効率化を図るためには、粒界・欠陥・不純物からなる複合的な欠陥構造の生成機構の理解ならびに抑制に関する研究がさらに必要である²⁵⁾。

(2) ナノスケールでの実験解析
および計算機シミュレーション
による不純物挙動の解明

例えば、シリコン結晶中の鉄の分布とその電子状態を SPring-8 の放射光により検証した例では、結晶内の特定の場所に鉄が存在していることがわかっている¹⁷⁾。今後は、不純物が精製過程において

ス開発中心で、材料研究は半導体用のシリコン産業に頼ってきた経緯があるため、大学や公的機関において、この分野に注目している材料研究者は数少ない。

5 - 1

原料高純度化プロセスでの
不純物挙動の解明の必要性

究極的な目標である低コスト化、すなわち、太陽光発電エネルギーを化石燃料からのエネルギーと比較して同等程度まで低コスト化することを目指すためには、セルに占める原料のコストを飛躍的に下げて、かつ、原料を安定的に供給しなければならない。そのためには、2 - 3節で述べたように、太陽電池の発電性能を維持または向上しつつ、シリコン原料中の各種不純物をどの程度まで許容できるかを明らかにすることが不可欠である。しかし、インゴットおよびウェハ、セル、モジュール工程における不純物許容量がまちまちであることもあって、各種不純物が電池特性に与える影響が現在までに十分に解明されていない。太陽電池用としてのシリコンの高純

度化プロセスにおいて、各種不純物の挙動をナノスケールにおいて明らかにすることが重要である。このような研究は産官学の研究機関の連携において取り組まれることが期待されるが、特に、材料科学の技術基盤を有する大学や国立研究機関の果たす役割は大きいと言える。海外の産官学研究機関によるシリコン系太陽電池の研究開発を推進するプロジェクトの例としては、欧州委員会の Crystal Clear が挙げられる。そのなかでもシリコン原料技術は注目されており、低コストで十分な発電性能を発揮できる原料プロセス技術の研究開発が実施されている^{24, 25)}。

(1) シリコン結晶内および結晶間における不純物挙動の解明

従来の製造プロセスにおいて、最初にシリカ原料 (SiO₂) からシリコン (Si) を得る段階には、木材チップやコークスなどを用いてシリカを還元する方法が用いられている。しかし、還元剤としての木材チップやコークスなどに不純物が含まれているため、結果的にシリコンの純度が元原料のシリカより低下してしまう場合が多い。

どのようにシリコン中に拡散し、不純物とどのようなシリサイド(金属とシリコンより成る化合物)を析出するかといった研究、あるいは、これらが多結晶体中の欠陥とどのような構造形態を成すのかといった研究において、ナノスケールでメカニズムを明らかにしていくことが望まれる。

このような研究を行なっていく上で、「第3期科学技術基本計画」におけるナノテクノロジー・材料分野の研究開発課題としての「文部科学省として取り組むべき元素戦略」にあるように²⁶⁾、計算機マテリアルデザインまたはシミュレーションは革新的な高純度化プロセス技術を開発するツールとなり得る。これまでの材料研究で蓄積した材料データベースを用いて、不純物の結晶内や粒界における挙動の解析を第一原理計算や分子動力学計算などを実施し²⁷⁾、簡易で低コストとなる高純度化プロセス技術の方向を探索することも可能であると考えられる。

5 - 2

革新的原料高純度化製造プロセス技術開発の必要性

図表1に示したようなロードマップにしたがって発電コストを低減していくためには、シリコンの量的安定供給とともに、原料の大幅なコスト低減も要求されるであろう。電力コストとモジュールコストを大幅に低減し続けていくためには、原料コストも大幅に低減しなければいけない。シリコン系太陽電池が主流であることが継続すると仮定した場合、現状の原料不足を解消するための製造プロセス技術の開発のみでは、原料コストの値上がり分の低減あるいは以前のコストの維持程度であれば可能かもしれないが、ロードマップに示されたような発電コスト目標を達成することは困難であろう。

これを達成するためには、図表7に示したように、画期的な低コスト化技術を目指した革新的製造プロセス技術の開発の可能性も追求すべきである。そのためには、シリカの還元メカニズムの解明や特性発現メカニズムのさらなる研究が必要と考えられる。このような研究の例としては、太陽電池グレードの純度のシリカを安価に製造し、シリカの純度を保ったまま、シリコンへと還元を行おうというコンセプトのもとに、シリカの電気化学的還元に着目した研究がある。本来、シリカは絶縁体であるため、電気化学的なアプローチは難しいが、外部からの電子供給を考案し、電気化学的にシリコンへと還元させる方法が見出されている^{28~30)}。

5 - 3

製造プロセス技術開発のベンチャー型組織による推進

従来のシリコン産業は、シリコン製造プロセスも含めて大型設備が必要であり、大きな初期資本が必要とされたため、規模の大きな半導体関連企業のみが対象であった。しかし近年の世界の太陽電池関連企業を見渡してみると、多くのベンチャー型組織の台頭が目立つ。その理由のひとつとしては、太陽電池産業の発展が世界的に大きな注目を集めているために、ベンチャー型組織に対しても投資が活発であるという背景がある。しかし、もうひとつの理由として、シリコン産業を含めて太陽電池産業全体において、各段階ごとに分業化が進んでいることが挙げられる。この結果、すでに数百という単位の太陽電池関連企業が生まれ、その中には多くのベンチャー型組織や国際的な協力企業などが含まれており、戦国時代といった様相を呈している。この状況はしばらく続くと思われるが、い

ずれこの中から世界的規模に発展する新興企業が出てくるものと考えられる。例えば、中国では、太陽電池産業で大学発ベンチャーが大成功し、海外株式市場への上場まで果たした例も出ている。

しかし残念ながら、日本国内では従来からのシリコン産業以外の新規参入組はわずかである。ナノテクノロジーなどの先端的技術の事業化に関しては、個々の企業が自社の保有する技術・人材などの経営資源や産学連携効果を最大限活用できたとしても、必ずしも自社の事業戦略に整合しないがために事業化には至らないというケースが多い。このような技術開発の成果を世に出すためには、技術や人材をベンチャー型起業といった形で積極的に市場価値として創出していくことも考慮すべきである³¹⁾。また、従来の原料製造プロセス技術にとらわれない発想、原料側と後工程側のシーズとニーズのマッチング、小規模製造技術から進められる開発リスクの軽減などの観点からも、革新的なシリコン製造プロセス技術開発などを、大学あるいは公的研究機関における技術シーズに基づく新たなベンチャー型組織によって推進することを考慮に入れるべきと考えられる。国内の数少ない例として、東京大学生産技術研究所の研究開発成果を事業化したベンチャー企業において、半導体製造工程で発生するシリコン廃材に低圧下の熔融装置中で電子ビームを照射して熔融して不純物を蒸発させる原理を用いて、太陽電池用シリコンを製造しはじめたという例が挙げられる³²⁾。

原子あるいは分子といったナノスケールレベルでの研究から、新しいシリコン原料技術を創成するという、従来技術の延長ではない技術の実用化では、技術から市場までを見通すことは難しく、大企業の事業化としてはリスクが大き

い。特に後工程の企業では、ニーズはあるものの、技術経験が少ないため、原料などの基盤的な技術に対する投資は抑制的になりがちである。出口となる製品市場までの製造プロセス工程が複雑な

め、基盤的な原料技術のようなサイズ性が高いものについては、取り組みは不足しがちである。これらの基盤となる技術を研究する人材自体の養成や確保も、従来からの単独の企業の範囲内では困難で

あると考えられる。これらの点から、シリコン原料技術を含めてこれからの日本の太陽電池産業は、大学あるいは公的研究機関からの技術シーズに期待するところが大きい。

6 おわりに

世界的に地球保全意識が高まり、太陽光発電市場は欧州、米国を中心に、今後とも急拡大していくことが予想される。太陽光発電システムの普及拡大は、太陽光発電コストを大幅低減させることにかかっており、太陽光発電システムの低コスト化に関する技術開発がキーテクノロジーである。太陽電池用材料として、当面はシリコン系太陽光発電システムが主力であり、今後、原料供給不足が普及を律速する懸念がある。太陽電池用の高純度シリコン不足に対する対応策としては、シリコン使用量を減量する新構造のセルシステムを開発する長期的方向も提案されているが、当面の方向としては従来のセルシステムが踏襲されたまま太陽電池の生産量が增大していくため、シリコンの精製設備の増強とともに新たな製造プロセス技術も開発および導入して生産量を増大していく努力が精力的に行われる必要がある。材料的にみて、シリコンの安定供給を図り、シリコン原料コストを低減していくことが、最も注目していくべき課題であると考えられる。

また、高純度シリコンは、これまでは半導体用が主用途であったが、今後は半導体用グレードが特殊品になり、太陽電池用が量的な意味での主用途になっていく。このような状況にあって、太陽電池の高効率発電、低コスト製造、革新的な精製技術などの分野で、ナノテクノロジーおよび材料科学研究者の果たす役割は、これま

で以上に大きいと言える。特に、従来の原料製造プロセス技術にとられない革新的なシリコン製造プロセス技術開発など、従来技術の延長にはない技術の実用化は、大学あるいは公的研究機関における技術シーズに基づいて、新たなベンチャー型組織によって推進することも考慮に入れるべきと考えられる。

謝 辞

本稿を執筆するにあたり、東京大学生産技術研究所所長の前田正史教授にシリコン高純度プロセス技術における冶金学的アプローチについて、東京大学工学系総合研究機構助手の溝口照康博士にシリコン不純物の計算機シミュレーションについて有益な知見をいただいた。京セラ株式会社の前田辰巳執行役員常務には、シリコン原料技術やセルおよびモジュール技術について有用な現状と今後に関する情報をいただいた。さらに、三菱商事株式会社非鉄金属本部小澤浩一プロジェクトマネージャーおよび加茂大輔氏にはシリコン原料の需給状況にて有益なコメントを、株式会社アドマテックス安部賛常務取締役にはシリカの還元技術に関する先端的な知見を提供いただいた。皆様に深く感謝の意を表します。

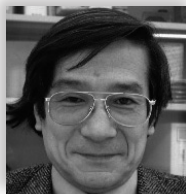
参考文献

- 1) 大平竜也、「再生可能エネルギーの普及促進策と技術課題」、科学技術動向、2005年8月号

- 2) 「太陽光発電産業自立に向けたビジョン(2006年度改訂版)」、太陽光発電協会
- 3) “Renewable Energy Scenario to 2040 by European Renewable Energy Council (May, 2004)” : <http://www.erec-renewables.org/>
- 4) 基本計画の達成効果の評価のための調査—科学技術振興による経済・社会・国民生活への寄与の定性的評価・分析—、NISTEP REPORT No.89 (2005)
- 5) 「第3期科学技術基本計画・分野別推進戦略—ナノテクノロジー・材料分野—」、総合科学技術会議: http://www.Mext.go.jp/a_menu/kagaku/kihon/06032816/001/001.pdf
- 6) 科学技術動向、2005年9月号トピックス
- 7) 科学技術動向、2006年12月号トピックス
- 8) “Environmental Policy, Renewable energy sources in figures - national and international development, Status: May 2006”, Federal Ministry for the Environment, Nature Conservation and Nuclear Safety (BMU) Public Relation Division -D-11055 Berlin
- 9) 清水正文、沢井啓安、「太陽光発電技術の現状と今後の展開」、シャープ技報第93号p. 5~10 (2005)
- 10) 「NEDO2030年に向けた太陽光発電ロードマップ(2004)」: http://www.nedo.go.jp/informations/other/161005_1/gaiyou_j.pdf
- 11) 「2030年に向けた新エネルギー政策の展望」、資源エネルギー庁、

- (2004) :
<http://www.meti.go.jp/report/downloadfiles/g40317b50j.pdf>
- 12) 「太陽光発電情報」、(株)資源総合システム、(2005)
- 13) 近藤道夫、「太陽電池の可能性」、日本機械学会誌、Vol.109, No.109, 15 ~ 17 (2006)
- 14) M. G. Mauk, “Silicon Solar Cells : Physical Metallurgy Principles,” JOM, vol.5, May, p.38 ~ 42 (2003)
- 15) J.R. Davis et al., “Characterization of the Effects of Metallic Impurities on Silicon Solar Cell Performance”, Proceedings of the 13th IEEE Photovoltaics Specialists Conference (New York: IEEE, 1978), p.490
- 16) 加藤嘉英外、「工業用金属シリコンを用いた太陽電池用高純度シリコンの量産化製造技術の開発」、まてりあ、41 巻、1 号、p. 54 ~ 56 (2002)
- 17) 木下祥雄、「太陽電池の研究開発の方向性(結晶系)」、第 23 回太陽光発電システムシンポジウム資料、太陽光発電協会、p.5 - 37 ~ 5 - 46 (2006)
- 18) 高橋均、「多結晶 Si 材料の不足はまだ続く」、NIKKEI ELECTRONICS 2006.9.25、p.195 ~ 203
- 19) 小田開行、「原材料の新たな展開」、第 23 回太陽光発電システムシンポジウム資料、太陽光発電協会、p.8 - 23 ~ 8 - 28 (2006)
- 20) NMC ニュース、「結晶系シリコン(Si)太陽電池材料の現状と将来」、第 6 号(7) :
http://www.ostec.or.jp/nmc/TOP/nmc_news.htm
- 21) NEDONEWS-Vol. 18-166 号 — 特集 1 - 5 :
<http://www.nedo.go.jp/kankobutsu/nedonews/166/1-5.html>
- 22) 「集光型球状シリコン太陽電池とは—製法と特徴—」(2005) :
http://www.fujipream.co.jp/top/img/20051208_syukosiryu.pdf
- 23) 「両面受光太陽電池」:
<http://www.pi.hitachi.co.jp/solazure/index.html>
- 24) “Crystal Clear” :
<http://www.ipcrystalclear.info/default.aspx>
- 25) 中嶋一雄ほか、「結晶 Si 太陽電池の高効率化における材料学的アプローチ」:
<http://www.imr.tohoku.ac.jp/Jpn/event/report/kenkyubu/pdf17/01handoutai.pdf>
- 26) 「文部科学省として取り組むべき元素戦略(議論のたたき台)」、科学技術・学術審議会 研究計画・評価分科会・ナノテクノロジー・材料委員会(第 5 回)(2006) :
<http://www.nanonet.go.jp/japanese/policy/files/20060719-00.pdf>
- 27) I. Tanaka, T. Mizoguchi, et al., “Identification of ultradilute dopants in ceramics”, Nature Materials, Vol.2, August, p.541 ~ 545 (2003)
- 28) T. Nohira, K. Yasuda and Y. Ito, Nature Materials, 2, p.397-401 (2003)
- 29) K. Yasuda, T. Nohira and Y. Ito, Abs. 33, 204th Meeting, 2003 The Electrochemical Society, Inc.
- 30) K. Yasuda, T. Nohira and Y. Ito, Journal of Physics and Chemistry of solids, submitted
- 31) 「ナノテクノロジー政策研究会 中間報告・ナノテクノロジーによる価値創造実現のための処方箋」、経済産業省・ナノテクノロジー・材料戦略室(2005)
- 32) 「東大発ベンチャーが太陽電池用 Si を増産へ」:
<http://techon.nikkeibp.co.jp/article/COLUMN/20061113/123456/>

執 筆 者



ナノテクノロジー・材料ユニット リーダー
河本 洋
 科学技術動向研究センター
<http://www.nistep.go.jp/index-j.html>

工学博士、日本機械学会フェロー。トヨタ自動車(株)にて自動車部材の開発段階における強度設計・評価を担当し、その後公益法人にて経済産業省関連プロジェクト(ファインセラミックスの研究開発など)に従事。専門は構造部材の強度設計と信頼性評価技術。



ナノテクノロジー・材料ユニット
奥和田 久美
 科学技術動向研究センター
<http://www.nistep.go.jp/index-j.html>

民間企業のエンジニアを経て 2002 年から現職。ナノテク・材料分野を担当。「科学技術の中長期発展に係る俯瞰的予測調査」「基本計画の達成効果の評価のための調査」にも注力。工学博士。

SCIENCE & TECHNOLOGY TRENDS



Science & Technology Foresight Center

National Institute of Science and Technology Policy (NISTEP)
Ministry of Education, Culture, Sports, Science and Technology

このレポートについてのご意見、お問い合わせは、下記のメールアドレス
または電話番号までお願いいたします。

なお、科学技術動向のバックナンバーは、下記の URL にアクセスいただき
「報告書一覧科学技術動向・月報」でご覧いただけます。

文部科学省科学技術政策研究所
科学技術動向研究センター

【連絡先】 〒 100 - 0005 東京都千代田区丸の内 2 - 5 - 1
【電話】 03 - 3581 - 0605 【FAX】 03 - 3503 - 3996
【URL】 <http://www.nistep.go.jp>
【E-mail】 stfc@nistep.go.jp



文部科学省 科学技術政策研究所
科学技術動向研究センター

科学技術動向2007年1月