

## アナログ技術の動向と人材育成の重要性 — CMOS 高周波 LSI にみる新時代のアナログ技術を中心に —

我々の身の回りにはデジタル技術だけではなく、アナログ技術が多用されている。携帯電話にも、アンテナ、ディスプレイ、カメラ、充電器、電話機能、データの送受信など様々なアナログ技術が入っている。

第3期科学技術基本計画における情報通信分野では10個の戦略重点科学技術を選定しており、その中の一つとして「人の能力を補い生活を支援するユビキタスネットワーク利用技術」が挙げられている。ユビキタス化の基盤として重要な役割を演じるのがワイヤレス（無線）通信である。携帯電話、近距離無線のデバイスなどにおけるワイヤレス通信は高度化、多様化の一途を辿っているが、これらの実現には高度な新時代のアナログ技術が必要になる。

LSIの微細化の進展はSoC（System on a Chip）の時代をもたらし、同一SoCの中でデジタル回路とアナログ回路が混在する機能が求められてきている。そしてアナログ回路の開発がLSI全体の開発期間や製品性に大きく影響するようになってきている。

企業ではデジタル化の進展に伴い、アナログ回路部分をデジタル技術で置換すると共に、技術者もアナログからデジタルへの転向や養成に力点が置かれ今日に至っている。しかし、デジタル回路ですべてを置換することはできない。また、デジタル回路の高速化の追求の中でその限界も見えてきておりアナログ技術的思考が必要になっている。今や高度な設計自動化の進んだデジタル回路設計だけでは製品の優位性、付加価値の確保が難しい時代になりつつあり、アーキテクチャを考案するなど視点を変えた工夫が要求される。容易に真似られない差異化を可能にし、質を向上するために新しい意味でのアナログ技術が果たす役割が大きくなっている。

我が国では、このような重要な時期に、新時代を担うアナログ技術者不足という大きな問題を抱えている。アナログ回路の設計には、電子回路の基本的な知識だけでなく、全体を見通せる総合的な知識が必要になるため、短期の人材育成は難しい。米国、欧州、アジア諸国では、新時代のアナログ技術の重要性を認識し、研究開発と共に人材育成を盛んに進めている。

こうした状況を踏まえ、半導体の「質の向上」を目指したアナログ技術力の向上策として、「教育と研究の強化」、「ノウハウの設計自動化ツール化」、「測定環境の充実」を軸とした人材育成が重要と考える。

# アナログ技術の動向と 人材育成の重要性

—CMOS 高周波 LSI にみる新時代のアナログ技術を中心に—

野村 稔  
情報通信ユニット

## 1 はじめに

第3期科学技術基本計画における情報通信分野では10個の戦略重点科学技術を選定しており、その中に「人の能力を補い生活を支援するユビキタスネットワーク利用技術」が挙げられている。ユビキタス化の基盤として重要な役割を演じるのがワイヤレス（無線）通信である。携帯電話、近距離無線<sup>注1)</sup>のデバイスなどにおけるワイヤレス通信は高度化、多様化の一途を辿っている。そしてこれらの実現には高度な新時代のアナログ技術が必要になる。

LSIの微細化の進展はSoC (System on a Chip)の時代をもたらし、同一SoCの中でデジタル回路とアナログ回路が混在する機能が求められてきている。そして

アナログ回路の開発がLSI全体の開発期間や製品性に大きく影響するようになってきている。また、デジタルだけでは製品の付加価値が得られなくなりつつあり、付加価値の源泉の一つとしてアナログ技術の重要性が飛躍的に増加してきている。

こうした意味で重要なアナログ技術であるが、世界的に見てアナログ技術者は不足しており、各国とも新時代のアナログ技術の重要性を認識し、研究開発と共に人材育成を盛んに進めている。

以下では、ワイヤレス通信の基盤であり高度なアナログ技術が必要とされる「CMOSアナログRFのシステムLSI」<sup>注2)</sup>を中心にして、アナログ技術とは何か、今何故ア

ナログ技術が必要か、アナログ技術の研究開発動向、アナログ技術が抱える課題を述べ、今後必要とされる向上策を提言する。

### ■用語説明■

**注1:** 近距離無線とは、比較的距離が短い場所で用いられる通信であり、無線LAN、Bluetoothなどが使用される。

**注2:** CMOSアナログRF (Radio Frequency) のシステムLSIとは、CMOSテクノロジーでのアナログ・デジタル混載LSIにおいて、ワイヤレス機能を実現する高周波処理と高速ADC/DAC (アナログ・デジタル/デジタル・アナログ変換) などのアナログ回路が構成要素となるLSIを指している。また、ここでのシステムLSIをSoC (System on a Chip) ともいう。

## 2 アナログ技術とは

2 - 1

### アナログとデジタル<sup>1)</sup>

アナログとは、物質やシステムなどの状態を連続的に変化する物理量によって表現することである。我々の身の回りにあるものの状態は、温度、速度、圧力、流れ、人間の音声などすべてアナログで

ある。そしてアナログ量の情報を電氣的な連続量に変換したものがアナログ信号である。

一方、デジタルとは離散的に数えられることをいう。コンピュータをはじめ様々な電子機器の内部では、電氣的なパルスの有無を「0」と「1」の2進数に対応させてデジタル量を表現したデジタル信号を用いて電子的な機能を実現

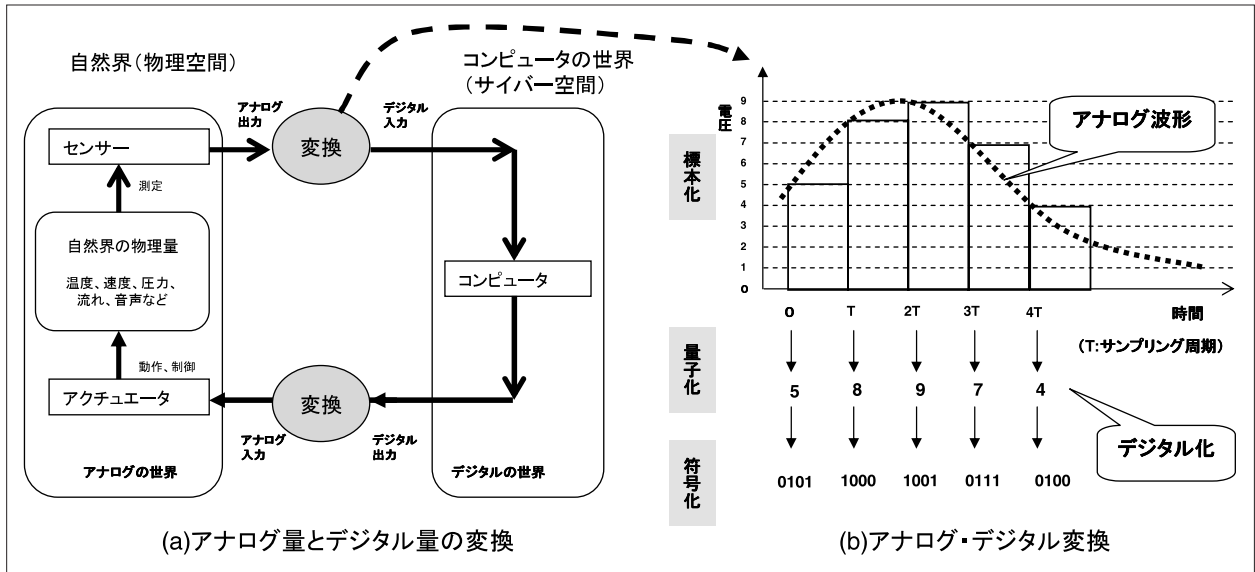
している。

2 - 2

### アナログ技術の用いられ方

身の回りにはアナログ技術が多用されている。例えば、ディスプレイ、スピーカー、マイクなどのヒューマンインターフェイス部、無線部のアナログ回路、デジタル

図表1 アナログ量とデジタル量の変換



参考資料<sup>1)</sup>を基に科学技術動向研究センターで編集

とアナログの境界での変換部、カメラ、そしてセンサーなどである。携帯電話を例にしてアナログ回路部分を示すと、アンテナ、ディスプレイ、カメラ、充電器、通信デバイス、ヒューマンインターフェイス、バイオメトリックス認証、電話機能、データの送受信などと様々である。機能面でいうと、外界からの入力である微細な信号の入力部分では雑音が混入しやすいため低雑音化や雑音除去の技術が用いられている。また、外界への出力としてのディスプレイへの表示やスピーカの駆動ではそれらの特性に合わせて歪がなく忠実な信号を再生する技術も用いられている<sup>2)</sup>。

2 - 3

### アナログ処理の具体例

#### (1)アナログ・デジタル／デジタル・アナログ変換

外界からの情報がどのようにデジタル処理されるかを以下に説明する。図表1(a)はアナログ量とデジタル量の変換について模式化している。アナログ信号をコンピュータの世界(サイバー空間)で処理するためにはコンピュータで読める情報に翻訳すること、すなわ

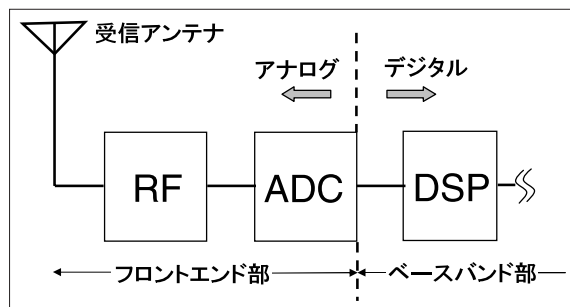
ちデジタル量への変換(Analog to Digital conversion: ADC と呼ぶ)が必要である。一方、コンピュータ内で処理された結果を再び外界であるアナログの世界に戻るときデジタル信号からアナログ信号への変換(Digital to Analog conversion: DAC と呼ぶ)が必要になる。

図表1(b)ではADCの機能を例示している。アナログ波形はサンプリング時間(T)ごとにその値(ここでは電圧値)が計測され、数値化(デジタル化)が行われコンピュータで理解できる2進値に変換される。この2進値を表現するビット数は分解能といわれ、例えばデジタルカメラでは10~12ビット、CDでは16ビットなどの分解能が実現されている。DACはこの逆の操作となる。

#### (2)携帯電話の中のアナログ処理

携帯電話の中には数々の先端的なアナログ技術がデジタル技術と共存して用いられている。図表2に基本的な受信回路の構成を示す。電子回路の領域は扱う周波数帯域によってフロントエンド部とベースバンド部に大別される。点線の左側のRF、ADCがフロントエンド部、右側のDSP(Digital Signal Processing: デジタル信号処理)部がベースバンド部(デジタル処理が行われる電子回路の領域)である。フロントエンド部では、受信アンテナで受けた微弱電波を増幅したり、受信信号から搬送波を取り除くためにアナログ技術が用いられる。送信回路はこの逆で、フロントエンド部では信号を高周波の搬送波に乗せて電波として送出することが必

図表2 受信回路の構成



参考資料<sup>5)</sup>を基に科学技術動向研究センターで作成

要であり、高周波電力を効率よく伝達する機能がアナログ技術で実現されている。

2 - 4

## アナログ回路とデジタル回路の設計の違い

アナログ回路とデジタル回路の設計を対比してみる。

デジタル回路の設計者を教育する一例として、簡単なゲートアレイ<sup>注3)</sup>の教育コースには、ブール代数から開始して数週間のうちに、ある程度の論理回路を組めるようにできるプログラムがある。デジタル回路ではトランジスタや素子からなる回路をブラックボックス化し、設計者が考えるのは論理ゲートやそれらを組み合わせたマクロの機能とそれらの入出力の関係だけに限定できる。従って、ゲートやマクロの詳細な中身の理解は必ずしも必要ではない。また、用いるゲートやフリップフロップの種類もそれほど多くはない。

一方、アナログ回路の設計は、トランジスタや素子のレベルを扱うものであり、設計では回路全体を考慮する必要がある。そして図表3に示すように設計に必要なパラメータも多い。一箇所のエラーが全体に影響するため波及も大きい。回路の周波数特性<sup>注4)</sup>など、デジタルでは考慮しなくてよい特性までも考慮する必要がある。アナログ回路の設計では、無理やり式を解こうとすると膨大な計算が必要になるため、近似を多用する。ここでは、周波数、素子値などにより、如何に回路モデルを簡略化するかというセンスを磨くことが重要になる<sup>4)</sup>。そのため、ある程度アナログ回路を組めるようになるには年単位の教育期間がかかってしまう。

さらに、アナログLSIの設計では、単に回路の設計だけではなく、

図表3 アナログ回路設計における複雑さ

デジタル回路	アナログ回路
<ul style="list-style-type: none"> <li>•デジタル回路設計で考慮する主パラメータ⇒少ない</li> <li>- 遅延</li> <li>- 駆動能力(fan-out)</li> </ul>	<ul style="list-style-type: none"> <li>•アナログ回路設計で考慮する主パラメータ⇒非常に多い</li> <li>- 信号帯域(周波数特性)</li> <li>- 精度</li> <li>- slew rate</li> <li>- 信号振幅</li> <li>- 雑音</li> <li>- オフセット</li> <li>- 入力/出カインピーダンス</li> <li>- 電源電圧/温度依存性</li> <li>- 同相除去比</li> <li>- 位相余裕</li> <li>- その他</li> </ul>

↑

微細化、高速化によりデジタルでも考慮が必要になるパラメータ  
消費電力、slew rate、信号振幅、雑音、電源電圧/温度依存性

参考資料<sup>3)</sup>を基に科学技術動向研究センターで編集

システムレベル、ブロックレベル、レイアウト・パッケージまでを考えて性能を確保することが必要である。製造面でのデバイス・テクノロジー、プロセス変動などの考慮も必要であり、最終的にはパッケージ、ボード上で性能を実現することが求められる。単に回路設計を行えるだけではアナログ設計者ではないとも言われる。

なお、図表3では、微細化、高速化に伴って、デジタルでも設計上で考慮すべきパラメータが多くなりつつある様子も合わせて示している。

2 - 5

## デジタル化の中でのアナログ技術

このように電子機器に不可欠なアナログ技術であるが、デジタル技術へ注力した近年の歴史のなかでは、その存在が軽視されてきた。その経緯と現状を端的に示す内容として、大阪大学の谷口教授は、「1980年代の後半にデジタル回路が爆発的に広がり、多くのアナログ回路技術者がデジタル回路の

設計に転向させられた。しかし、デジタル回路でも最先端の性能を引き出すには、アナログ回路設計の知識が必要であることがわかってきた。若手技術者はアナログ回路を設計した経験がほとんど無い。CMOSのアナログ回路の設計教育を行っている国内の大学が極めて少なく、新人にも期待できない。」<sup>5)</sup>などと述べている。

現在、国内にもアナログ技術に強いメーカーは、少ないながらも存在する。しかし、多くの大手の企業は、デジタル系の半導体を主力事業として位置づけて設計開発や生産技術の重点をシフトしたため、これが日本のアナログ半導体の弱体化につながったとの指摘もある<sup>6)</sup>。

### 用語説明

**注3:** ゲートアレイとは、拡散工程を完了したマスタ・ウェハーがあらかじめ用意されているセミカスタムのICをいう。

**注4:** 周波数特性とは、回路の入力信号における周波数を変化させたとき、出力信号がどのように変化するかの特性をいう。

## 3 いま何故アナログ技術か

3 - 1

### PC から通信への パラダイムシフト： アナログ混載 SoC の増大

SoC とは、主にデジタル家電、携帯電話機、車載用電子機器等に向け、必要な機能を集積した大規模な専用 LSI のことであり、シリコン LSI 上への電子機器システム全体の集積を目指している。例えばデジタル TV では、半導体のコスト構成比率が約 50% を占め、PC (Personal Computer) とほぼ並ぶところまでに至っている。SoC は電子機器全体の小型化、高性能化、多機能化をはじめ、全体コストの低減に大きな効果をもたらす。またパッケージ上のチップ間接続での電磁波放射という問題に対しても、複数チップを 1 チップに収める SoC 化という解決法が積極的に進められている。こうした背景から、SoC の使用は拡大の一途を辿り、現在、電子機器開発は SoC 開発を意味しているといっても過言ではない<sup>7)</sup>。

また、半導体開発での牽引役は、PC 分野から通信分野へ変化しつつある。過去 20 年間、世界の半導体のほとんどは PC 分野での使用に向けられてきたが、半導体世界市場売り上げ比率で見ると、2000 年には通信分野が初めて PC 分野を上まわった。PC 時代の主な半導体の構成要素はマイクロプロセッサとメモリだったが、インターネット時代になるとそれらに加えて DSP (Digital Signal Processing) やアナログ機能の重要性が増加してきている<sup>8)</sup>。したがって、SoC 開発においても当然のことながら通信機能の盛り込みが必要になり、アナログ、デジタル混載 SoC への

要求が増大している。2006 年上期における半導体売上高は対前年比で + 8 % と成長した。この中で、PC 用のプロセッサの落ち込みに対し、携帯電話向け半導体が伸び、通信へのシフトの動きを裏付けた形になっている<sup>9)</sup>。

3 - 2

### アナログ回路の SoC 開発へのインパクト

アナログ回路が SoC のなかでデジタル回路と一緒に組み込まれてくると、アナログ回路領域の設計が SoC 開発に大きな影響を及ぼしてくる。

まず、LSI 内での面積へ影響する。アナログ回路では、デジタル回路の様に CMOS の微細化による効果が期待できない。インダクタやコンデンサなどの受動素子の特性確保のためには相応の領域を必要とすること、微弱な信号の増幅に使う差動型のアンプなどではレイアウトの対象性の確保が必要なこと、ノイズに強いレイアウトのためにも大きな面積を必要とすること、などがその理由である。

次に、アナログ設計を支援する設計自動化 (EDA: Electronic Design Automation) ツールに関する影響である。アナログ設計では、直接、トランジスタや容量、抵抗等のデバイスをレイアウトし、その電気的性能を見積もって、これを回路シミュレーションしながら設計を行う。設計の各工程では、一般的にそれに特化したツールを利用して設計データを完成に近づけていくという原始的で手間のかかる設計方法がとられる<sup>10)</sup>。アナログ回路の検証は、従来 SPICE などのアナログ回路シミュレータで行われており、デジ

タル回路の検証に比べて多くの処理時間と検証期間を要している。また、配線の寄生容量などが回路特性に影響を及ぼすため、回路設計とレイアウト設計を何度も繰り返す必要があり、このことも設計期間を長期化させる大きな原因になっている。

このようにアナログ回路部分の開発期間や性能が LSI 全体の開発や製品性に大きく影響するようになってきている。以前は、アナログは別 LSI だったためにこのような問題は表面化しなかったが、SoC 化の進展により、大きくクローズアップされてきた。

3 - 3

### 今後の製品優位性の確保

デジタル回路の開発では設計自動化が進んだため、設計者は実現すべき LSI の機能を設計記述言語で記述するだけで所望の回路を実現できるまでに進化しつつある。LSI が正しく動作するかの検証には努力を要するが、極論すれば、デジタルだけでは誰でも同じものができてしまうため製品の優位性を出すことが難しくなる。今後の製品優位性の確保には、アーキテクチャを考案するなど従来とは視点を変えた工夫が要求される。アナログ技術はデジタルよりも差異化が可能であり他社は容易にまねることができにくい。例えばデジタルでは配線パターンを真似ればほぼ同じ性能が出るが、アナログの場合には必ずしもそうならない。アナログではそれ以外のノウハウが多いのである<sup>11)</sup>。現在、SoC にアナログ回路がデジタル回路と共に混載されてきており、製品の優位性の大きな要素となってきた。製品の優位性を確保するた

めにアナログ技術がいっそう重要な役割を担ってきている。

3 - 4

### 活況を呈する アナログビジネス

図表4に世界半導体市場統計(WSTS)の2006年秋季半導体市場予測を示す。これによると世界の半導体市場規模は、2006年に前年比8.5%増、2,468億米ドルの見通しとなった。2006年の製品別市場予測は、IC全体で前年比8.0%増の2,082億米ドルの見込みである。

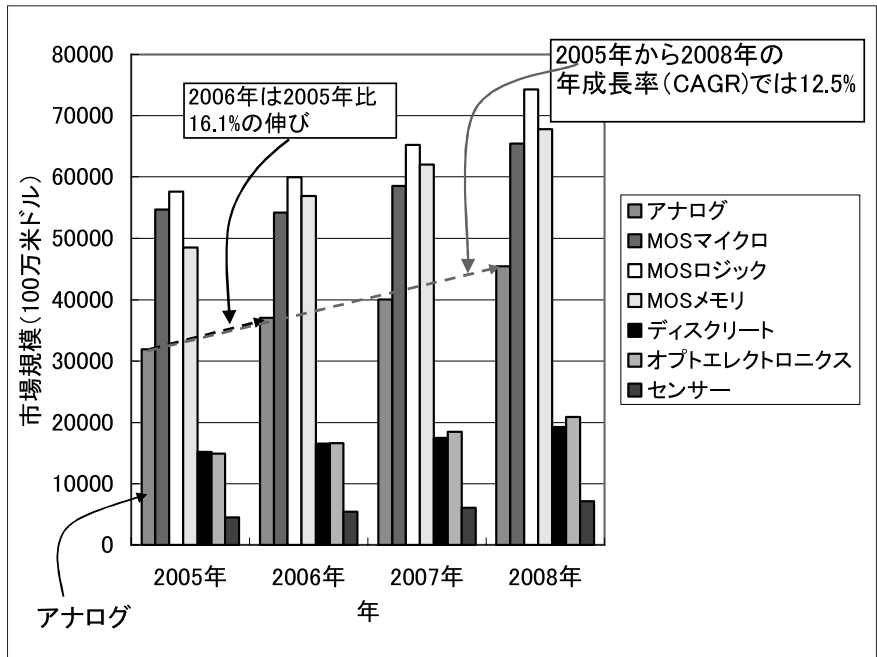
このうち、MOSメモリは同17.3%増の569億米ドル、アナログは同16.1%増の371億米ドルと大きく伸びたが、MOSロジックは同3.9%増の599億米ドルと微増で、MOSマイクロは同0.8%減の542億米ドルに落ち込むとあり、全体として、アナログの伸びが大きく伝えられている。またアナログ技術が多用されるセンサーの伸びも19.2%と大きく成長している。2005年から2008年までの成

長率は、アナログ12.5%、センサー16.3%と大きい<sup>12)</sup>。

上記予測には、MOSロジックではアナ・デジ混載、ディスクリートではアナログ機能などが含まれていると考えられるため、実質のアナログ市場規模は更に大きいと想定される。今後もアナログ技術は、フラットパネル、デジタル

TV、超高速ワイヤレス通信、車載システムやロボットなど、伸長するヒューマンインターフェイスに関わる様々な場面に用いられる。ユビキタス化によるセンサーネットワーク、RFID活用のサービス、コンテキスト・ウェアなどの新しいビジネス創出の基盤ともいえる。

図表4 2006年秋季の世界半導体市場予測



WSTS2006.10を基に科学技術動向研究センターにて編集

## 4 アナログRFを中心とするアナログ技術の研究開発動向

4 - 1

### 学会発表にみられる アナログ研究の伸び

図表5は、最先端の半導体技術の発表が行われるISSCC(International Solid-State Circuits Conference: 国際固体素子回路会議)でのアナログ関係(アナログRFに限らない)の活動状況を概観している。ISSCCにおける論文の採択では、提案された回路が実際に動作したかに重要性がおかれているため、この学会の論文から実際の技術の動きが捉えられる。20年前、10年前、そして昨年のア

ナログ関係のセッション数は図表からも明らかなように増加の一途を辿っており、その注目度の高さが伺える。そして最近の目立った動きとして無線関係のアプリケーションの躍進がある。

4 - 2

### 各国の研究開発動向

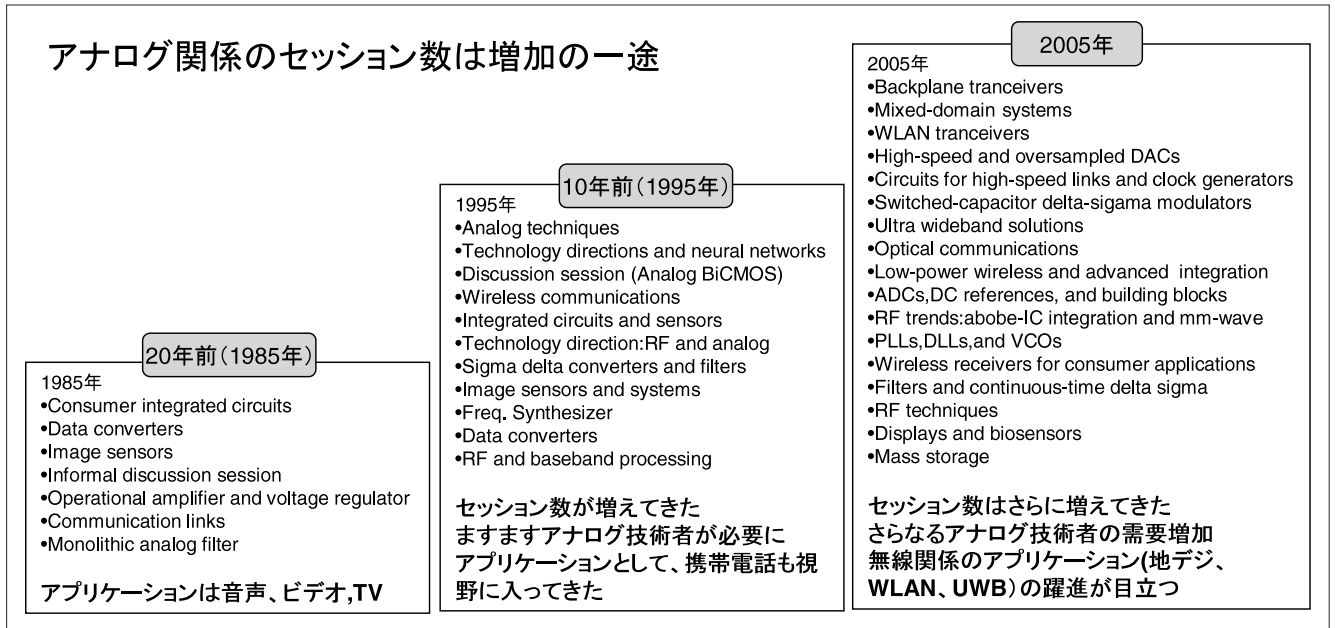
#### (1)米国の研究開発動向

米国にはアナログ技術をベースとした優良専門メーカーやベンチャー企業が多い。大学では、UCバークレイ校、UCロサンゼルス校、スタンフォード大学、MIT、オレゴン州立大学、カリ

フォルニア工科大学、フロリダ大学などでアナログ関係の研究が盛んである。先端的な研究の例としてUCバークレイ校のWireless Research Centerでの活動でみると、2002年から60GHz CMOS Radio Systemsの研究を行っている<sup>13)</sup>。大学からは多くのベンチャーが創出されており、UCロサンゼルス校発のBroadcom Corporationやスタンフォード大発のAtheros Communicationsなどがその例である。

既存の企業としては、IBM社が高周波関係を得意としており、シリコンゲルマニウムを扱うことができる最先端ファクトリーをも

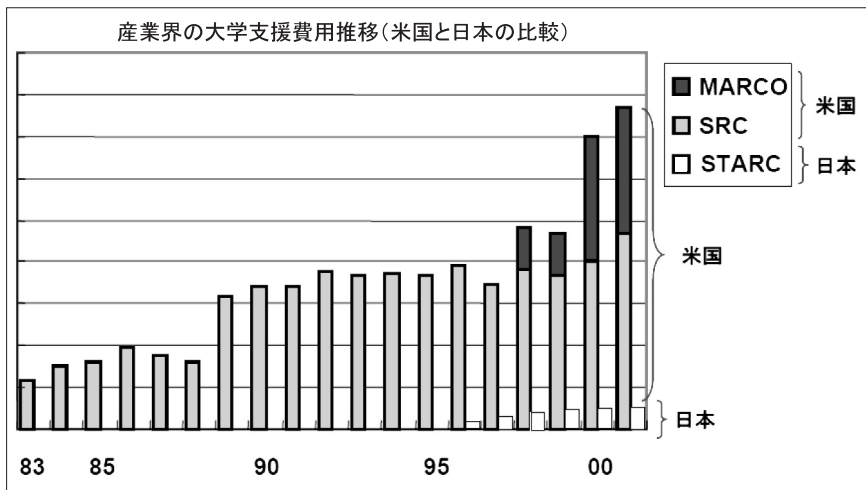
図表5 ISSCC でのアナログ関係のセッション数の推移



ISSCC : International Solid-State Circuits Conference

参考資料<sup>24)</sup>を基に科学技術動向研究センターにて編集

図表6 産業界の大学支援



■用語説明■

注5：デジタル携帯電話に使われている無線通信方式の一つであり、ヨーロッパやアジアを中心に多くの国で利用されている。

注6：IMECは、欧州の半導体関連の研究開発コンソーシアムであり、ベルギーのルーベンに拠点を持つ。IMECはインド科学研究所 (Indian Institute of Science) との間での連携も積極的である。

る。我が国の支援との差は大きい。

MARCO : Microelectronics Advanced Research Corporation  
 SRC : Semiconductor Research Corporation  
 STRAC : (株)半導体理工学研究センター

(株)半導体理工学研究センター提供

ち、高周波関係の回路開発や製造を行うことができる。テキサス・インスツルメント社 (TI社) はデジタル信号処理 (DSP) を主力にした製品、特に携帯電話関係のLSI製品に強く、またX線CT診断装置向けのハイパフォーマンスのアナログ製品分野にも進出している。インテル社は、マイクロプロセッサ (MPU) を主力としているが、BluetoothやWiMaxなどの無線規格提案をするなど無線関係に強い会社でもある。2004年の汎用アナログ市場規模は半導体

市場全体の約6%を占めるが、その上位5社はTI社、アナログ・デバイセズ社、ナショナルセミコンダクター社などの米国勢であり、これら5社の世界シェアは6割弱にも達している<sup>6)</sup>。

このように米国のアナログ研究開発は、大学、企業とも非常に強力である。アナログには限らないが、米国では20年以上前から産業界が大学を大きく支援してきており、それが大学の活躍の原動力になっている。図表6には、産業界の半導体関係の大学支援を示してい

(2)欧州の研究開発動向

欧州も通信や産業用のアナログ技術 (例えばCTスキャンなど) に強い企業が多い。通信で用いられているGSM (Global System for Mobile Communications<sup>注5)</sup>) やADSL (Asymmetric Digital Subscriber Line)などは、欧州企業が中心になって作られた規格である。アナログ研究を行っている大学あるいは研究拠点としては、オランダのDelft、Eindhoven、Twenteの3つの工科大学、ベルギーのIMEC (Interuniversity Microelectronics Center<sup>注6)</sup>)、KUL (Katholieke Universiteit Leuven)、イタリアのPavia大学、フィン

ランドの Helsinki University of Technology、スイスの ETHZ (Swiss Federal Institute of Technology) のチューリッヒ校などが挙げられる。

EU の第 6 期フレームワークに関するプロジェクトの中に産学官プロジェクト NANOCMOS があり MINATEC<sup>注7)</sup> や IMEC へ資金が投入されているが、MINATEC のワイヤレス端末の研究では CMOS RF や再構成可能ハードウェアなどを今後のキーテクノロジーと位置づけている<sup>14)</sup>。またフランスの LETI (Laboratoire d'Electronique de Technologie de l'Information) の研究プログラムには先端デバイスとして無線技術への取組みがあり、RF のフロントエンドのデバイス開発が採り上げられている<sup>15)</sup>。

### (3) アジアの研究開発動向

#### ① 台湾の研究開発動向

台湾は 1980 ~ 2000 年を半導体研究開発の第 1 次産業展開 (Industrial Evolution)、2001 ~ 2020 年を第 2 次産業展開と位置づけ、第 2 次産業展開の牽引役として、2001 年に Si - Soft というプロジェクトを開始して設計重視の戦略に切り替えた。Si - Soft の設定動機には、過去に台湾は労働集約型から資本集約型への移行が成功したが、今後は知識集約型に移行すべきであるという考え方があり、このプロジェクトの目標は、新しい設計法、設計環境、製造から成る強力な産業構造への転換である。

SoC 開発戦略としては、高付加価値製品を生み出すための産業力強化に向けて、NSoC (National SoC) プログラムを推進した。NSoC プログラムのフェーズ 1 (2003 ~ 2005 年) では、人材育成、製品開発、プラットフォーム整備、IP (Intellectual Property)、新興産業開発の 5 つの計画を推進した。この結果、台湾の ISSCC

### ■ 用語説明 ■

**注7:** MINATEC (マイクロエレクトロニクス・ナノテクノロジーイノベーションセンター) は、CNRS (仏国立科学研究センター)、CEA-LETI (仏原子力庁電子・情報技術研究所)、INPG (グルノーブル工科大学)、地方政府機関である AEPI (イーゼル県投資促進局) が中心となり、マイクロテクノロジーからナノテクノロジーまで広範な領域の研究開発を行う産学官国際研究拠点を構築するプロジェクトである。

の論文採択数は、2002 年の 0 件から、2003 年の 3 件、2004 年の 6 件、2005 年の 15 件、そして 2006 年の 18 件へと急激に増加した。また、回路とシステムの国際学会である ISCAS の論文採択数でも 2003 年の 87 件、2004 年の 106 件、そして 2005 年には 202 件と米国に次ぐ第 2 位にまで上昇してきた。現在、NSoC プログラムはフェーズ 2 (2006 ~ 2010 年) に入っており、革新的な SoC 製品技術、最先端の SoC 設計技術、そして最先端の SoC 設計環境の 3 つの計画を推進している。3 つのタスクフォースが設定され、そのひとつに RF and Mixed Signal Circuit Design があり、アナログ RF 技術の研究開発が大きく取り扱われている<sup>16)</sup>。

台湾行政府は、LSI 設計に関する教育や研究に必要な基盤に対し潤沢な資金を提供している。National Applied Research Laboratories (NARL) の下部組織に National Chip Implementation Center (CIC) があり、台湾の大学や研究機関を資金的に援助し、設計で使用する EDA の整備や設計された LSI の試作活動を支援している。LSI の試作サービスについては、テストや測定まで含めたサービスも提供している<sup>17)</sup>。

#### ② 韓国の研究開発動向

韓国の大学にも CMOS アナログ RF の研究が多く見られる。1990 年代の初め頃から CDMA (Code Division Multiple Access) の研究が盛んになり、1995 年からは多くの大学でワイヤレスの研究が行われるようになり論文

数が増加した。最近は、システムまでを扱った発表が出てきた。2006 年 9 月に韓国で開催された RF Integrated Circuit Technology Workshop (毎年開催しており今年が 6 回目) から発表内容を見ると、モバイルコミュニケーション、自動車とミリ波、WPAN/WLAN、リコンフィギャラブル RF などのセッションが設けられている。全 23 件の論文の発表者は、企業 10 件、大学 9 件、残りはその他の研究機関である<sup>18)</sup>。

4 - 3

### 日本の研究開発動向

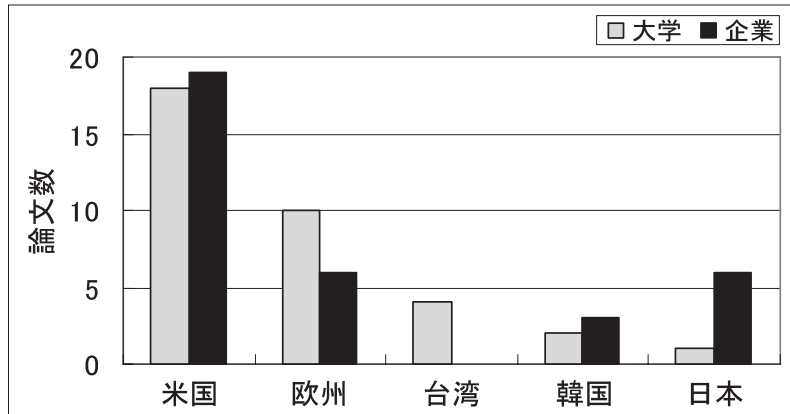
図表 7 は、2006 年 2 月の ISSCC におけるワイヤレスとアナログ RF 関係の企業と大学からの論文発表数を示している。日本は他国に比べて、大学からの発表が非常に少ない。1992 年から 2001 年までの推移を見ても大学単独と大学との共同による合計の発表件数は欧米に比べて非常に少ない<sup>20)</sup>。

しかしこれを、日本の大学の問題と単純に決め付ける事はできない。先端アナログ技術を開発することは企業でも非常に容易ではなく、前記したように、欧米、台湾、韓国などでは半導体企業や政府が、この分野を研究する大学を支援してきた。その結果、UC バークレイ校の例の様な先端的研究につながっている。

以下では、我が国で行われてきたアナログ技術の研究開発動向を述べるが、これらの成果はまだ図表 7 のような数字には表れていない。



図表7 ISSCC2006 でのアナログ関係論文数



参考資料<sup>19)</sup>を基に科学技術動向研究センターで編集

### (1)アナログ RF 研究会 (学協会などの活動)

2004年2月に、2007年3月までの期間を設定し、シリコンアナログRF研究会が発足した。委員は、我が国の大学、企業を代表する専門家によって構成されており、設置目的には、「シリコンLSIにおいてRF技術がワイヤレス応用、およびデジタルLSI応用のどちらにおいても重要になってきた。化合物半導体を中心としたマイクロ波回路技術のCMOSでの実現に向けて、大学ならびに関連の企業をふくめて技術を議論出来る場としての委員会、研究会を立ち上げ、この分野の一層の活性化と関連する国際会議の開催などに貢献する」とある。研究分野はアナログRF関係での回路技術、配線技術、測定技術、モデリング技術、電磁界シミュレーション技術などの幅広い領域を対象としており、研究会はこれまで10回開催されている。

### (2) STARC による アナログ RF 教科書の開発 (産学連携での取り組み)

国内半導体11社が出資して1996年に設立したSTARCは、2006年4月から5カ年計画の「あすかIIプログラム」を開始した。このプロジェクトの中のプログラ

ムに「産学連携による教科書の新規開発」があり、アナログRF教科書(基礎編、応用編)の作成を2008年3月末の完成に向けて行っている。東工大(松澤教授)、東大/VDEC(VLSI Design and Education Center:大規模集積システム設計教育センター)(浅田教授)、東大(藤島助教授)等とSTARCの連携により、実データに基づく実用的な教科書作成を目指している。

### (3)大学での教育の例

複数の大学で各種研究会や講座が開設されつつあるが<sup>21)</sup>、ここでは東京工業大学での高周波評価技術の講座を例として採り上げる。同大学では2006年8月から「高周波計測工学特論」を計測機器会社と協力して開講している。目的は、高周波関係の基本的知識を学生に習得させることである。例えば、マイクロ波特有の性質、マイクロ波伝送線路、高周波で 사용되는各種パラメータ、高周波回路でのデバイス種類、ノイズ、周波数スペクトラムなどの各種理解、測定器の使い方、高周波回路の試作と測定などを教育する。携帯電話の変調方式が多様化している高周波領域の研究へとりかかる場合には、こうした基本知識の理解が必須である。この講義はオープン

であり他の大学からの参加も可能である。

### (4)地域としての取り組みの例

地域としての取り組みとしては、群馬県、福岡県(北九州市)などの取り組みがある。ここでは群馬県の例を採り上げる。もともと群馬県は製造業が盛んで全国10位程度である。アナログ集積回路設計(半導体メーカー)、およびそれを用いたエレクトロニクス製品(エレクトロニクス・メーカー)の分野で技術力の強い企業がたくさんある。ここでは群馬大工学部を核にしてエレクトロニクス分野での連携が行われている。アナログ集積回路研究会(2003年10月に設置し技術講演会を主体に活動)、アナログ関連での産学協同での人材育成(講座の開設、インターンシップ)、産学連携での共同研究(全国レベルで推進)など、企業のOBが中心になり、アナログ技術の教育・伝承・コンサルティングを目標に中堅技術者の実践教育が進められている。また、群馬の複数エレクトロニクス・メーカーと群馬大工学部が協力し、「群馬アナログ技術立国構想」というアナログ回路技術の産業及び研究・教育を強化する活動も行われている。

### (5)政府での取り組み

経済産業省の技術戦略マップ2006における、情報通信分野の技術マップ「半導体分野の技術ロードマップ」<sup>22)</sup>では、設計(SoC設計)シリコンインプリメンテーション技術として、①アナログのIP化、シミュレーションの高速化/高精度化、アナログ-DFT(2005年~2007年)、②アナログ回路の自動設計、パッケージとの一体設計(2008年~2014年)という道筋が示されている。

# 5 新時代のアナログ技術の課題

5 - 1

## 技術習得の高度化

2 - 4でアナログ回路設計とデジタル回路設計の違いについて示し、アナログ技術の習得の難しさを述べた。しかし、CMOSの微細化、高速化に伴って、今後はさらに高度なアナログ技術が必要になる。

### (1)幅広い知識習得の必要性

図表8に無線システム構築に不可欠な技術分野を示す。この図表から明らかなように、基礎的な知識としてのシリコンデバイス物理、電磁気学、回路を設計するためのデジタル信号処理、RF / アナログ / デジタル回路技術、応用であるシステム化に向けたシリコン無線工学、ワイヤレスシステム工学など非常に幅広い知識の習得が必要になる。

それらに加え、近年の携帯電話、近距離無線などの様々な無線システムの存在と周波数帯の広範囲化へ対応できる知識が必要になる。特に、世界市場に向けた製品開発には、国による周波数帯割当、変調方式、無線プロトコルの違い、電源電圧や電源規格の違いなどを念頭に入れておかねばならない<sup>23)</sup>。

### (2)システム的な思考の必要性

従来のアナログ技術者は、あるブロック（回路部分）に関する専門性があればよかったが、今後のアナログ技術者は一つ上位レベルに立って最適化できる様に複数ブロックに渡ってある程度の技術力が望まれる。更に一歩進めて、全体の特性向上を目指したアーキテ

クチャまでをも考えられる技術力も必要になる<sup>24)</sup>。日本と諸外国の技術力の違いについては、「日本でアナログ回路設計ができるといってもオペアンプなど要素回路（パーツ）を作れるというレベルだが、米国の大学院の学生たちはパーツはもちろん、パーツを組み合わせたシステムを作れる。またアーキテクチャから設計できる力も持っている」との意見もある。実際の応用である電子機器の実現を意識したシステム的な思考を教育することが必要と考えられる。

### (3)実験、実践の場の確保

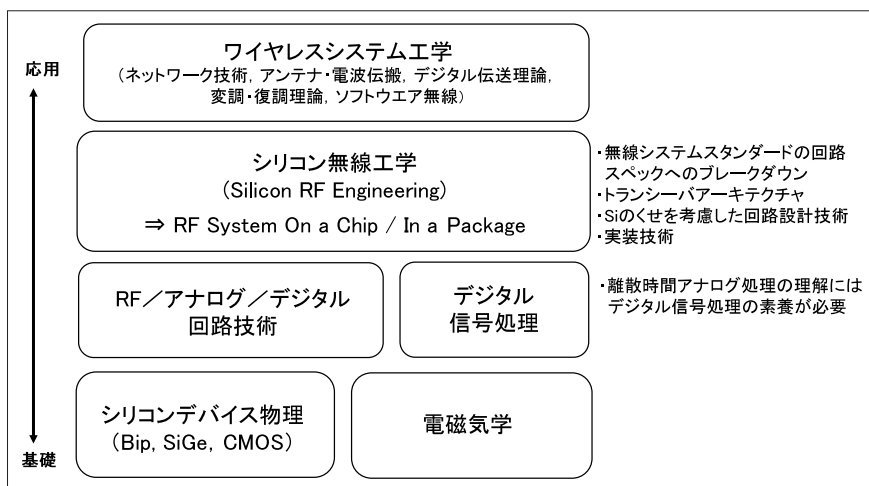
アナログ分野は総合力が必要であり、経験が生きる分野といえる。アナログ技術の習得には実践が大

切であり、実践を通して理論と組み合わせていくことで技術が研鑽される<sup>25)</sup>。企業でも、座学で聞くだけでなく実験、実践中心の教育が必須である<sup>26)</sup>。そのために、こうした実践教育が行える環境の充実が極めて重要となる。

SoC開発における「ものづくり」の概略フローは、図表9に示すように設計、チップ試作、チップ評価と順を追って進む。大学ではVDECの設置により設計段階での設計自動化ツールやチップ試作環境は着実に向上してきている。しかし、試作した先端アナログLSIを測定する段階で課題が残る。

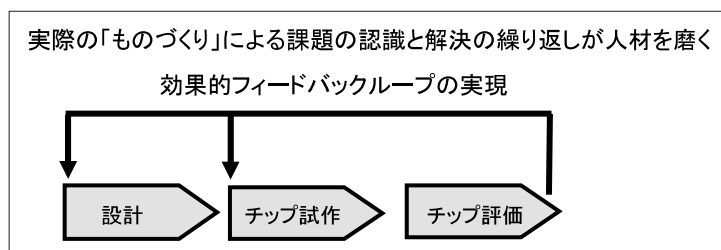
デジタル回路の場合には、設計段階の検証結果が製造後のLSIの良否に反映される。そのため設計

図表8 無線システム構築に不可欠な技術分野



会津大学 東原恒夫教授提供資料を科学技術動向研究センターで編集

図表9 SoC開発における「ものづくり」のフロー



での検証に力点を置くことで正常な LSI を得ることができ、デジタル LSI の技術は大きく進んできた。しかしアナログ回路は製造後の LSI の正当性の判断に波形を観測する必要がある。無線関係の回路では更に高度な測定が要求される。しかし、今まではアナログ回路に関する測定環境の整備は極めて限られていた。ISSCC などの論文採択基準では、回路の実動作結果を重要視している。VDEC によって多くの試作ができるようになったが、ISSCC での論文採択数が伸びない理由としては測定環境にボトルネックがありそうである。先端の測定機器は高価であるため一大学では所有が難しく、測定技術が高度化しており測定の習得も難しい。また、大学では測定という人的支援を継続して面倒を見れる教官も確保できていない現実もある。

#### (4)再教育の難しさ

今後必要とされるアナログ技術は、従来までのアナログ技術とは違うものである。例えば、旧アナログ技術が、アナログ製品のためのアナログ技術、TV や VTR 向けの主としてバイポーラで実現されたことに対し、新アナログ技術は、主としてデジタル製品のためのアナログ技術、デジタル記録、通信、ネットワーク向けの CMOS で実現されるなどである。

1997 年の ISSCC のパネル討論のテーマに次のものがある。「RF Designers are from Mars, Analog Designers are from Venus」

すなわち、1977 年時点ですでに、従来の RF / マイクロ波設計者とアナログ設計者の間には大きな違いがあることが認識されていた。従来の RF / マイクロ波回路設計者は化合物半導体をベースにし

た設計者であり、新時代のアナログ回路設計者はシリコン半導体をベースにしたアナログ設計者である。それぞれの所属する学会、話す言葉も見方も異なっている<sup>27)</sup>。現在は、この 2 つの世界が CMOS という同じ土俵の上で融合しつつあり、相互の内容を熟知した設計が必要になっている。

バイポーラテクノロジーでのアナログ技術者を CMOS アナログ技術へ再教育しようとしても、現実的にはなかなか険しいものがある。双方のテクノロジーの違いによる回路の構成法が大きく異なるからである。バイポーラ回路を CMOS 回路に置き換えるだけでは、ばらつきやノイズで問題を起こす。CMOS 回路特有の回路構成の理解が必要になるため、古いアナログ技術で育った技術者は、新しいアナログのセンスについて来られない場合が多い<sup>28)</sup>。

5 - 2

#### 半導体微細化による 新課題への対応

図表 2 の例 (受信回路) で説明すると、ベースバンド側からフロントエンド側に向かってシリコン半導体化が、そして CMOS 化の波が押し寄せてきている。かつては、アナログ LSI は化合物半導体やバイポーラ技術を用い、デジタル LSI とは別々に製造され、プリント基板上に実装することで、所望の回路機能を実現していた。シリコン半導体に関して言うと、性能の観点からアナログ回路はバイポーラで実現するものであり MOS (Metal Oxide Semiconductor (CMOS もその一つ)) は性能が劣るから使えない、と認識されていた時期があった。しかし、シリコン半導体の微細化により、RF 回路部を CMOS 技術で構成して

も、受信感度を旧世代のバイポーラ並みまでに高められるようになり、携帯電話で必要とする特性が得られるようになった。それとともに CMOS の製造コスト低下への努力によって、アナ・デジ混載の SoC が盛んに設計・製造されるようになってきた。すでに、携帯電話の変調方式によっては、全てが CMOS で構成されているものもある。

シリコン半導体の微細化は、既にテクノロジーノード (ノード: 最小配線ピッチの 1/2) で 65nm の時代を迎えようとしている。微細化に伴う問題として消費電力の増加があるが、その対策として電源電圧を下げる工夫も進められている。そして今や電源電圧は 1V (ボルト) 以下になろうとしている。しかし、アナ・デジ混載の SoC においてアナログ回路部分はデジタル回路部分に比べ電源電圧を下げるのが難しい。そのため、これ以上の SoC 化が難しくなりつつあり、再度、アナログ部分を別チップ化する方法も含めて解決策が検討されている。CMOS プロセスの微細化に伴って、アナログ回路設計の難易度が飛躍的に高まってきており、さらなる研究開発が必要になっている。

5 - 3

#### デジタル回路の高速化に 必要なアナログ的思考

現在、電波の搬送波の周波数は数 GHz 帯域を扱い、そして LSI 内の信号伝搬速度も数 GHz が実現され、更に高速の動作を目指した開発も進められている。回路図に描かれている素子間の接続は低周波領域では抵抗値が無い配線と見なせるが、高周波領域では大きな抵抗として作用する。また高周波領域では、二本の平行な導体で、回路図に描かれていない寄生素子

(個々の導体の抵抗や、導体間に発生する浮遊容量、寄生インダクタンス、相互インダクタンスなど)の影響が無視できなくなる。ここでは、「分布定数回路」<sup>注8)</sup>という考え方が必要になる。高周波化に伴って見えてくる事象例を示すと次の通りである<sup>29)</sup>。

- ①信号ひずみや遅延の発生により、タイミングエラーや誤動作が引き起こされる
- ②デジタル信号もアナログ信号と同様に信号波形の品質が問われ、アナログ的な解析が必要になる
- ③電磁波が発生しやすくなる
- ④周波数が高くなればなるほど、線間距離が狭いほど、また並行配線の長さが長いほどクロストーク(信号の漏れ)が大きくなる
- ⑤導体の表面にしか電流が流れない表皮効果が現れ、高周波抵抗は何桁も高くなる

すなわち、これまでチップ間信号伝送で起こっていた問題が、チップ内でも発生することになり、これらの事象を考慮に入れた設計

■用語説明■

**注8 分布定数回路:**抵抗、容量やインダクタンス(コイル)などの回路素子が空間のある一点に集中しているとして回路設計を行える一般の電気回路(集中定数回路という)とは異なり、回路素子が空間的に分離できず全体的に分布していると考える。この場合には、伝送線路の長さや波長の関係や、伝送線路相互間の結合の有無などを十分把握し、各部分のレイアウトも考慮した設計が要求される。

が必要になっている。したがって、デジタルといえどもアナログ的思考がないと設計が不可能な事態が現れてきている。

現在、デジタルLSIの設計では、DFM(Design for Manufacturability)が大きな課題となっている。高周波動作時の電氣的な振る舞いに起因する諸問題の発生であり、その解決にアナログ技術の理解が必要になっている。

5 - 4  
**未整備な設計自動化ツール**

アナログRFの設計での典型的なEDAツールの内容を米国のベンダーが提供している機能として示すと、システム・回路図入力、線形シミュレータ、ハーモニックバランス、HSPICEシミュレータ、

EMシミュレータ、対話型レイアウト、配置配線、対話型DRC(Design Rule Check)、寄生素子抽出などである。アナログ回路設計の設計自動化ツールは検証や対話設計が中心であり、自動化が進んだデジタル回路の設計とは大いに異なっている。

検証における今後の課題として、まず回路のモデル化が挙げられる。微細化に伴い、回路のモデルは、従来手法では実際の特徴を正確に表すことができない状況になっている。また従来はパッケージの開発段階で必要だった高周波環境のシミュレーションをLSIの設計の中で行うことが必要になってきている。新しい変化に応じて、新しいツールの整備拡充が必要になる。

## 6 アナログ技術力の向上策

過去、デジタル製品が大きく伸びる中で産業界はデジタル回路設計者を大量に要求し、ASIC(Application Specific Integrated Circuits)に代表されるようなデジタルLSI設計技術者を養成してきた。大学でもVDEC(VLSI Design and Education Center)が設立され、デジタル回路の設計者支援が充実した。しかし今、デジタル回路だけでは製品の優位性、付加価値の確保が難しい時代になってきた。また高速なデジタル回路の実現のためにも、新しい意味でアナログ技術は重要な役割を演じはじめている。今後の我が国の

半導体の付加価値の向上、すなわち質の向上に対して、アナログ技術が大きく貢献することは間違いない。以下では、半導体の質の向上を視点としたアナログ技術力の向上策について述べていきたい。

6 - 1  
**教育と研究の強化  
(産学に向けた提言)**

(1)新アナログ技術の認識

半導体設計において、付加価値が、アーキテクチャや知財などの上流か、もしくは物理レベルで高度な課題を解決する下流に分か

れてきている。時間と工数だけを問題とする中間的な仕事は次第に付加価値を失ってきている。グローバルな競争に勝つためには、付加価値の高い(または、高くする)仕事ができる人材が必要である。付加価値の源泉の一つはアナログ技術にあるが、この強化の第一歩は、現在必要とされているアナログ技術は今までのアナログ技術とは違うことを認識することである。産業界でもこのことに気づいている経営幹部はまだ少なく、再教育の必要性があまり認識されていない。次に、この認識が成された上で新たな人材開発とと

もに技術者の再教育のためのプログラムを確立することである。このためには産学が一体となって教育プログラムや教材作成の増強に取り組むことが必要である。これに関する動きとして、前記した STARC のアナログ RF 教科書作りがある。

## (2)教育対象者に応じた教育の実施

人材育成では、裾野の拡大とトップクラスの育成を分けて推進すべきである。

裾野を広げるための人材教育では、まずはより多くの研究者、技術者候補に対して、基礎的な知識の取得だけでなく実験・実習を通じて、理解を深める機会を与えることである。基礎から応用までの幅広い教育が必要になるが、大学ではまず基礎教育の徹底が必要である。そのうえで大学においても開発ターゲットを設定し、それに向けた要素技術、システム化の研究・開発が必要である。こうした教育を進めていく上で、大学と産業界との積極的な連携は重要である。産業界とともに最新 SoC 開発の現場での課題をいかに解決するかを研究する中で先端的なアイデアと実現法が磨かれるからである。

より大きな問題はトップクラス人材の育成である。一つの専門分野だけでなく幾つかの技術分野や経営に必要な知識や経験を積ませる必要があるため、一般的な教育プログラムを作成することは困難である。しかしながらこれを怠ると、将来的に日本全体の優位性を喪失することになる。今後、産学で連携して論議を深めていく必要があるだろう。

## (3)デジタル技術者へのアナログ技術の教育

5 - 3 で述べたようにデジタル回路の高速化にもアナログ的思考が益々重要になろう。今までの設計自動化ツールに依存しているだ

けでは既に開発が難しい段階に入っている。発生する設計課題を完全自動で解決するほどツールは完璧ではなく、電気的な特性の理解に精通した設計者の入る部分が多分にある。デジタル技術者にアナログの基礎技術を身につけさせることで、アナログとデジタル技術を共に理解した人材を育成し、我が国の半導体の付加価値、質の向上を図るべきである。

## (4)大学の研究への期待

アナログ技術領域は、設備の優劣ではなく、研究者や技術者の能力で勝負する世界である。世界トップクラスのアナログ集積回路国際学会では、欧米の大学から多くの傑出した発表がでている<sup>30)</sup>。また諸外国では大学発のベンチャーも成功している。理論と実践の組み合わせにより、技術の習得はもちろん、それを発展させる研究スタイルや問題への取り組み方をつかむことが必要であり、大学が大いに活躍できる領域である。そして今、日本でも、企業での高度な専門知識を有する技術者が大学に移籍してきており、実際の開発経験に基づいた先端技術研究への下地も整いつつある。

6 - 2

## ノウハウの設計自動化ツール化 (大学に向けた提言)

ノウハウの設計自動化ツール化は、研究成果の具体的な資産化である。これらのツールは、大学での研究開発の現場や産業界での具体的な開発現場での使用を通して向上させ、このプロセスを人材育成にもつなげるべきである。設計自動化ツールの開発は高価な製造設備は不要であり、アイデアで勝負できる領域である。先端的な設計自動化ツールの開発は、まず理論から入らなければならない。こ

の意味からも大学でのアクティビティに向く研究開発領域であり、大学での積極的な取り組みを期待したい。SPICE シミュレータも米国の大学から生まれたツールである。以下では、特に期待する具体的アウトプットを示す。

## (1)高周波環境のシミュレータの研究開発

LSI は高速動作の追求により、従来のパッケージ、ボードレベルの実装設計に近い設計レベルを要求してきている。アナログ回路の設計技術力を強化するために、高精度で高速なシミュレータの開発を期待したい。

## (2)最先端モデリング手法の研究開発

LSI 設計における回路シミュレーションではトランジスタモデルが如何に高精度に現実の電気的特性を表現できるかが鍵になる。従来モデルでは回路のモデルが実際の LSI の測定結果と一致しなくなりつつあり、90nm 以降の微細化プロセスへの対応で限界が見えてきている。広島大学では HiSIM という次世代 MOSFET モデルを研究開発し、CMC (Compact Model Council) における次世代標準 MOSFET モデル選定において最終選考候補に残り、その優秀さが世界的に認知された<sup>31)</sup>。こうしたモデルの研究開発は、今後、大学での一層の研究開発を期待したい。

## (3)デジタル技術者へのアナログ的 設計支援の研究開発

デジタル回路の設計自動化ツールは高度化しているが、アナログ的思考が必要な回路設計の整備は未だ不十分な状態である。解析ツールを始めとした支援ツールの研究開発をいち早く進めることで LSI 製品の優位性が確保できるであろう。そしてアナログとデジタルの融合領域で活躍できる技術者

層を厚くできる。この領域の研究も大学に期待したい。

6 - 3

### 測定環境の充実 (産官学に向けた提言)

測定環境の向上への対応策として、大学、企業の技術者が共用できる測定環境と支援（これを測定サービスと呼ぶ）を提供するセンターの設置を提言したい。このことで測定がボトルネックになって

いる問題を解消し、図表9で示した実践の効果を生かすフィードバックを効果的に回すべきである。継続した運用のためには、新しい測定器の充当とともに、それら設備のサポート、保守、講習などの人的支援が伴われるべきである。この測定サービスは大学、企業を問わず開かれた形態で提供されることが必要である。ここでは、評価技術講座のような基礎教育も合わせて拡充すべきである。すでに政府や地方自治体の資金によりア

ナ・デジ混載 SoC に向けた測定器が配備されている大学では、オープン化と人的支援の拡充が必要である。測定センター機能をもつ拠点を複数地域の大学（または研究拠点）に設け、日本全体としての底上げを図るべきである。ここではアナログ技術者をはじめ先端的な LSI 開発技術者が集い、互いのコミュニケーションにより人材育成ができる場が期待できる。

## 7 おわりに

本稿では、今後のユビキタス化に重要な役割を演じるワイヤレス通信の基盤であり、また新時代のアナログ技術が必要とされる、CMOS アナログ RF の SoC を中心にして、アナログ技術の動向と人材育成の重要性について述べた。今後の改善のために、教育の強化、ノウハウの設計自動化ツール化、そして実践の場作りとしての測定環境の充実が求められる。

デジタル回路でも、スーパーコンピュータ、デジタル家電、自動車用 LSI 等での最先端の高速 LSI 開発は限界への挑戦が余儀なくされており、アナログ技術が果たす役割は益々重要になっていくであろう。本稿では触れなかったが、電源回路も技術的および産業的に重要なアナログ技術領域であり、今後も研究開発が必要とされる。アナログ技術領域は、我が国の半導体製品の「質の向上」を期待できる領域であり、今後、一層の強化が必要であると考えられる。

### 謝 辞

本稿の執筆にあたって、東京工業大学 大学院理工学研究科 松澤昭教授には、全般にわたって貴重なご意見ならびに資料の提供を頂きました。群馬大学 工学部電

気電子工学科 小林春夫教授、(株)半導体理工学研究センター研究推進部 加沼 安喜良教育推進室長、益子耕一郎上級研究員、(株)ジーダット 中村弘氏、アジレント・テクノロジ(株)電子計測本部 多田和照氏、NEC エレクトロニクス(株)経営企画部 平田雅規氏からは貴重な資料とご助言を頂きました。(株)半導体理工学研究センター下東勝博社長、会津大学 東原恒夫教授、武蔵工業大学 工学部電子通信工学科 堀田正生教授、(株)東芝 研究開発センター 板倉哲朗研究主幹にも貴重な資料の提供を頂きました。関係の皆様には厚く御礼申し上げます。

### 参考資料

- 1) アナログデジタル変換 (日刊工業新聞社 樋口龍雄)
- 2) 電子回路の基礎 (コロナ社 竹村裕夫)
- 3) アナログ回路を技術者をどう育てるか? (2006.9 ソサイエティ大会パネル 堀田正生)
- 4) アナログ回路技術者育成に必要な大学教育とは (2006.9 ソサイエティ大会パネル 兵庫明)
- 5) LSI 設計者のための CMOS アナログ回路入門 (CQ 出版社 谷口研二)

- 6) 半導体産業の国際競争力回復に向けた方策 (2006.5 日本政策投資銀行 調査第90号)
- 7) 電子機器とシステム LSI (2005 システム LSI 技術大全 松澤昭)
- 8) Technology in the Internet Age (Dennis D. Buss, ISSCC 2002 Session1. 1)
- 9) 日経マイクロデバイス (2006.11 p76)
- 10) [http://www.starc.jp/about/news/STARCNNews\\_No29.pdf](http://www.starc.jp/about/news/STARCNNews_No29.pdf)
- 11) 誰が技術者を育成するか (MATLAB EXPO 2005、2005.12 松澤昭)
- 12) 2006 年秋季半導体市場予測 (WSTS: 世界半導体市場統計): [http://www.ednjapan.com/content/l\\_news/2006/11/l\\_news061101\\_0301.html](http://www.ednjapan.com/content/l_news/2006/11/l_news061101_0301.html)
- 13) [http://bwrc.eecs.berkeley.edu/Research/RF/ogre\\_project/](http://bwrc.eecs.berkeley.edu/Research/RF/ogre_project/)
- 14) Trends of the wireless semiconductor industry (Minattec CrossRoads 2006)
- 15) Research programs for LETI (L Malier)
- 16) Development of National System-on-Chip (NSoC) Program in Taiwan (Che-Yen Chang, Wei Hwang)
- 17) LSI 開発拠点に変貌する台湾技術

- 者の育成に総力を結集 (2005. 12. 5 日経エレクトロニクス)
- 18) 6th RF Integrated Circuit Technology Workshop
- 19) 「VLSI 設計教育の今後」産業界による設計教育支援活動 (2006. 3 電子情報通信学会総合大会加沼安喜良)
- 20) 群馬大学アナログ集積回路研究会：  
<http://www.ccr.gunma-u.ac.jp/News/200312/News2003120303.html>
- 21) アナログ技術情報ネットワーク：  
<http://www.analog-technology.com/university.html>
- 22) 技術戦略マップ 2006 (2006. 4 経済産業省)
- 23) 国際化への対応を迫られるアナログ技術者 (EDN Japan 2006. 12. 21)：  
[http://www.ednjapan.com/content/issue/2006/12/globalreport04\\_01.htm](http://www.ednjapan.com/content/issue/2006/12/globalreport04_01.htm)
- 24) 望まれるアナログ回路技術者像 (2006. 9 ソサイエティ大会パネル板倉哲朗)
- 25) アナログ回路技術者をどう育てるか? (2006. 9 ソサイエティ大会パネル 小林春夫)
- 26) アナログ技術者をどう育成するのか? (2006. 9 ソサイエティ大会パネル 道正志郎)
- 27) 高周波 RF CMOS アナログ回路の設計技術と開発事例及び今後の展望 (2006. 10 東原恒夫)
- 28) アナログ新時代とベンチャー企業及び大学 (2006. 4 日本半導体ベンチャー協会誌 松澤昭)
- 29) アナ/デジ高周波回路と実装設計の勘どころ (日刊工業新聞社発行 長谷川弘)
- 30) 電子機器の進化を支えるアナログ技術、その人材育成 (2006. 9 2006 東京国際デジタル会議 小林春夫)
- 31) [http://www.starc.jp/about/news/STARCNNews\\_No28.pdf](http://www.starc.jp/about/news/STARCNNews_No28.pdf) (p. 12 - 13)

執筆者



情報・通信ユニット

野村 稔

科学技術動向研究センター

<http://www.nistep.go.jp/index-j.html>



企業にてコンピュータ設計用 CAD の研究開発、ハイ・パフォーマンス・コンピューティング領域、ユビキタス領域のビジネス開発に従事後、現職。スーパーコンピュータ、LSI 設計技術等、情報通信分野での科学技術動向に興味を持つ。